

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-298857

(43)Date of publication of application : 29.10.1999

(51)Int.Cl.

H04N 5/92
H04N 7/24
H04N 9/804
H04N 9/808
H04N 11/04

(21)Application number : 11-035010

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 12.02.1999

(72)Inventor : MOCHIDA TETSUJI
KIYOHARA TOKUZO
HIRAI MAKOTO
NISHIDA HIDESHI

(30)Priority

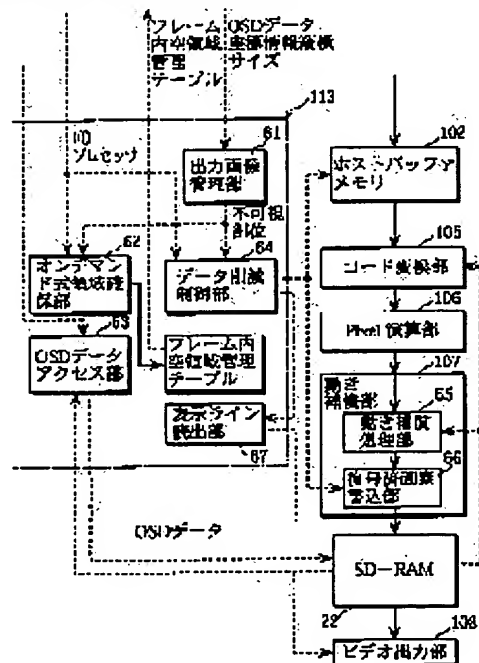
Priority number : 10 30963 Priority date : 13.02.1998 Priority country : JP

(54) IMAGE DECODER DECODING IMAGE TO ALLOW FRAME AREA OF SHARING MUCH AREA IN STORAGE DEVICE TO BE USED FOR OTHER PURPOSE AND COMPUTER READABLE RECORDING MEDIUM RECORDING IMAGE DECODING PROGRAM

(57)Abstract:

PROBLEM TO BE SOLVED: To obtain an image decoder where work areas to store various data such as OSD data are reserved in a memory without sacrificing image quality.

SOLUTION: When a data reduction control section 64 receives a request to reserve storage areas for OSD data, the control section 64 aborts macro blocks equivalent to prescribed addresses of a display image. An OSD data access section 63 writes the OSD data to areas of a frame storage device where the aborted macro blocks have been stored. Since the areas equivalent to prescribed addresses of the display image in the frame storage device are assigned to the OSD data storage area only when reservation of the storage areas for the OSD data is requested, no image quality is deteriorated.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than
the examiner's decision of rejection or
application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-298857

(43) 公開日 平成11年(1999)10月29日

(51) Int.Cl.⁶

識別記号

F I

H 0 4 N 5/92
7/24
9/804
9/808
11/04

H 0 4 N 5/92
11/04
7/13
9/80

H
Z
Z
B

審査請求 未請求 請求項の数30 O L (全 28 頁)

(21) 出願番号 特願平11-35010

(22) 出願日 平成11年(1999) 2 月12日

(31) 優先権主張番号 特願平10-30963

(32) 優先日 平10(1998) 2 月13日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 持田 哲司

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 清原 督三

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 平井 誠

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74) 代理人 弁理士 中島 司朗 (外 1 名)

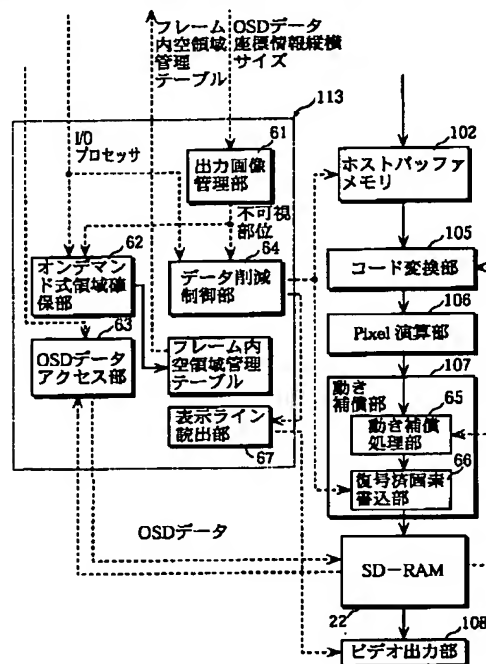
最終頁に続く

(54) 【発明の名称】 記憶装置において多くの領域を占めているフレーム領域に他の用途を与えるよう画像復号を行う
画像復号装置及び画像復号プログラムを記録したコンピュータ読取可能な記録媒体

(57) 【要約】

【解決手段】 画質を犠牲にせずに、OSDデータを始めとする各種データを格納するためのワークエリアをメモリ上に確保することができる画像復号化装置を提供する。

【課題】 データ削減制御部64は、OSDデータの格納領域を確保せよと要求されると、前記表示画面における所定の部位に位置するマクロブロックを廃棄する。OSDデータアクセス部63は、フレーム記憶装置において廃棄されたマクロブロックが書き込まれるべき領域にOSDデータを書き込む。このようにOSDデータの格納領域の確保が求められた場合のみ、フレーム記憶装置内の前記表示画面における所定の部位に対応する領域をOSDデータ格納領域に割り当てるので、画質劣化を伴わない。



【特許請求の範囲】

【請求項1】 ホスト装置からの指示に従って、ビデオストリームに含まれる複数のピクチャデータを1つずつ復号し、復号済みのピクチャデータを記憶装置に書き込む画像復号装置であって、
複数のピクチャデータには、符号化方式が相違する複数タイプのピクチャデータが含まれていて、
前記記憶装置は、復号済みのピクチャデータであって、最新のものをタイプ別に書き込む複数のフレーム領域を有しており、
前記画像復号装置はフレーム領域に格納されている復号済みの他のピクチャデータを必要参照しながら、ビデオストリームに含まれる複数のピクチャデータを1つずつ復号する復号手段と、
新たなピクチャデータが復号されると、そのピクチャデータを、既にフレーム領域に書き込まれている復号済みピクチャデータに上書きする上書手段と、
ホスト装置が記憶装置にワークエリアを確保する旨の要求を発すると、所定タイプのピクチャデータの一部分であって復号手段による復号がなされる前のもの、又は、所定タイプのピクチャデータの復号済みの一部分であって上書手段による上書き前のものが書き込まれるべきフレーム領域内の部分領域をワークエリアに割り当てる領域割当手段とを備えることを特徴とする画像復号装置。
【請求項2】 前記ホスト装置は、確保要求の出力と共に記憶装置に書き込むべきホストデータを出力し、
前記ピクチャデータは、一表示画面分の複数の画素データを含み、
前記領域割当手段は、
表示画面上の所定の部位を示す位置情報を記憶する領域記憶部と、
復号前のピクチャデータに含まれる画素データであって前記所定の部位に位置するものの復号、又は、復号済みのピクチャデータに含まれる画素データであって前記所定の部位に位置するものの上書きを禁止する禁止部と、
所定タイプのピクチャデータが書き込まれるべきフレーム領域上の部分領域であって、表示画面上の前記所定の部位に対応するものに、ホスト装置が出力したホストデータを書き込む第1書込部とを備えることを特徴とする請求項1記載の画像復号装置。
【請求項3】 前記確保要求は、所定の期間においてワークエリアを継続して確保する旨を含み、
前記禁止部は、
前記第1書込部により部分領域に書き込まれたホストデータが上書きされないよう、復号前のピクチャデータに含まれる画素データであって前記所定の部位に位置するものの復号禁止、又は、復号済みのピクチャデータに含まれる画素データであって前記所定の部位に位置するものの上書き禁止を前記所定の期間において継続すること

【請求項4】 前記領域記憶部は、

表示画面の周縁部を示す位置情報を前記所定の部位の位置情報として記憶していることを特徴とする請求項3記載の画像復号装置。

【請求項5】 前記ワークエリアの確保要求は、オンスクリーンディスプレイデータを前記ワークエリアに書き込む際に発せられ、

前記ホスト装置は、確保要求と共に記憶装置に格納すべきオンスクリーンディスプレイデータを出力し、

10 前記領域記憶部は、

表示画面において前記オンスクリーンディスプレイデータに割り当てられる部位を示す位置情報を所定の部位を示す位置情報として記憶していることを特徴とする請求項3記載の画像復号装置。

【請求項6】 前記オンスクリーンディスプレイデータは、画面にオーバーレイすべきイメージデータと、当該データを展開する場合の縦横サイズと、画面にオーバーレイすべき座標を示す座標情報とを含み、

前記ホスト装置は、

20 ワークエリアの確保要求と共に、前記縦横サイズと、前記座標情報とを領域割当手段に通知し、

前記領域割当手段はホスト装置により通知された縦横サイズと、前記座標情報とに基づいて所定の部位を示す位置情報を算出し、前記領域記憶部に書き込む前記位置情報算出部を備えることを特徴とする請求項5記載の画像復号装置。

【請求項7】 前記オンスクリーンディスプレイデータは、透明色のものと不透明色のものとがあり、

フレーム領域に書き込まれている復号済みのピクチャデータは、一画面分の輝度データと、色差データとを含み、

前記領域割当手段は更に透明色のオンスクリーンディスプレイデータについては、フレーム領域上の部分領域であって、色差データが占有している領域を特定し、

不透明色のオンスクリーンディスプレイデータについては、フレーム領域上の部分領域であって、輝度データ及び色差データが占有している領域を特定する領域特定部を備え、

前記第1書込部は、

40 前記領域特定部により特定された領域にオンスクリーンディスプレイデータを書き込み、

前記画像復号装置は、

表示画面横幅分の画素データ行を順次フレーム領域から読み出す水平読出手段と、

読み出された画素データ行を映像信号に変換する変換手段と、

読み出された画素データ行が透明色のオンスクリーンディスプレイデータと重複している場合、読み出された画素データ行における重複部分の色差データに代えて、所定のデータを変換手段に供給する画像データ供給部とを

50

備えることを特徴とする請求項6記載の画像復号装置。

【請求項8】 前記水平読出手段は、次に読み出すべき画素データ行が前記表示画面における所定の部位と重複している場合、前記所定の部位より前方に位置する画素データ行及び／又は前記所定の部位より後方に位置する画素データ行を順次読み出すことを特徴とする請求項7記載の画像復号装置。

【請求項9】 前記未復号のピクチャデータは、複数のスライスデータからなり、各スライスデータは、スライスヘッダと、 m 行 \times n 列分の画素データとを含み(m, n は1以上の整数)、スライスヘッダは、それら画素データの配置先を示しており、装置外部から入力されてくる複数のスライスデータを順次格納するバッファメモリと、バッファメモリに格納されたスライスデータを順次復号手段に転送する転送手段とを備え、前記領域割当手段はスライスヘッダに示されている配置先が前記表示画面における所定の部位と一致しているスライスデータを検出する第1検出部を備え、前記禁止部は、前記表示画面における所定の部位直前に位置する未復号のスライスと、前記表示画面における所定の部位直後に位置する未復号のスライスとが連続してバッファメモリから復号手段へと転送されるよう転送手段を制御することを特徴とする請求項3記載の請求項記載の画像復号装置。

【請求項10】 前記スライスデータは、マクロブロックを複数有しており、各マクロブロックは、マクロブロックヘッダと、 s 行 \times t 列分の画素データとを含み(s は $s \leq m$ の関係を満たす1以上の整数であり、 t は $t \leq n$ の関係を満たす1以上の整数)、マクロブロックヘッダは、それら画素データの配置先を示しており、前記領域割当手段はマクロブロックヘッダに示されている配置先が前記表示画面における所定の部位と一致しているマクロブロックを検出する第2検出部を備え、前記禁止部は、前記表示画面における所定の部位直前に位置する未復号のマクロブロックと、前記表示画面における所定の部位直後に位置する未復号のマクロブロックとが連続してバッファメモリから復号手段へと転送されるよう転送手段を制御することを特徴とする請求項9記載の画像復号装置。

【請求項11】 前記上書手段は新たに復号された復号済マクロブロックの格納先を示す格納先アドレスを保持するポインタ保持部と、前記復号手段によるマクロブロックの復号が済むと、ポインタ保持部が保持している格納先アドレスに新たに復号された復号済マクロブロックを書き込む第2書込部と、

マクロブロックが書き込まれると、ポインタ保持部が保持している格納先アドレスにマクロブロックのデータ長に相当するオフセットを加算するインクリメントとを備えることを特徴とする請求項10記載の画像復号装置。

【請求項12】 前記表示画面における所定の部位直前に位置する復号済みのマクロブロックと、前記表示画面における所定の部位直後に位置する復号済みのマクロブロックとが復号手段に転送され、前記インクリメントは、

次に格納すべきマクロブロックが前記表示画面における所定の部位直後に位置するマクロブロックである場合、前記表示画面における所定の部位のデータ長に相当するオフセットをポインタ保持部が保持している格納先アドレスに加算し、

前記第2書込部は、

前記オフセットが加算された格納先アドレスに前記表示画面における所定の部位直後に位置するマクロブロックを書き込むことを特徴とする請求項11記載の画像復号装置。

20 【請求項13】 前記禁止部は、

復号手段により復号されたマクロブロック内に前記所定の部位と重複する画素データが存在する場合、前記所定の部位より前方に位置する複数画素データ及び／又は前記所定の部位より後方に位置する複数画素データをピクチャタイプに応じたフレーム領域に順次書き込むよう上書手段を制御することを特徴とする請求項12記載の画像復号装置。

30 【請求項14】 前記所定タイプのピクチャデータは、フレーム間双方向予測方式により符号化されたピクチャデータであることを特徴とする請求項3記載の画像復号装置。

【請求項15】 前記禁止部は、

復号手段により新たなピクチャデータが復号されると、前記所定の部位より前方に位置する複数画素データ及び／又は前記所定の部位より後方に位置する複数画素データをピクチャタイプに応じたフレーム領域に順次書き込むよう上書手段を制御することを特徴とする請求項3記載の画像復号装置。

40 【請求項16】 ホスト装置からの指示に従って、ビデオストリームに含まれる複数のピクチャデータを1つずつ復号し、復号済みのピクチャデータを記憶装置に書き込む画像復号プログラムを記録したコンピュータ読取可能な記録媒体であって、

前記画像復号プログラムはここで複数のピクチャデータには、符号化方式が相違する複数タイプのピクチャデータが含まれていて、

前記記憶装置は、復号済みのピクチャデータであって、最新のものをタイプ別により書き込む複数のフレーム領域を有しており、

50 前記画像復号プログラムはフレーム領域に格納されてい

る復号済みの他のピクチャデータを参照しながら、ビデオストリームに含まれる複数のピクチャデータを1つずつ復号する復号ステップと、
新たなピクチャデータが復号されると、そのピクチャデータを、既にフレーム領域に書き込まれている同じタイプの復号済みピクチャデータに上書きする上書ステップと、

ホスト装置が記憶装置にワークエリアを確保する旨の要求を発すると、所定タイプのピクチャデータの一部分であって復号ステップによる復号がなされる前のもの、又は、所定タイプのピクチャデータの復号済みの一部分であって上書ステップによる上書き前のものが書き込まれるべきフレーム領域内の部分領域をワークエリアに割り当てる領域割当ステップとからなることを特徴とする記録媒体。

【請求項17】 前記ホスト装置は、確保要求の出力と共に記憶装置に書き込むべきホストデータを出力し、前記ピクチャデータは、一表示画面分の複数の画素データを含み、

前記領域割当ステップは、

復号前のピクチャデータに含まれる画素データであって表示画面上の所定の部位に位置するものの復号、又は、復号済みのピクチャデータに含まれる画素データであって前記所定の部位に位置するものの上書きを禁止する禁止サブステップと、

所定タイプのピクチャデータが書き込まれるべきフレーム領域上の部分領域であって、表示画面上の前記所定の部位に対応するものに、ホスト装置が出力したホストデータを書き込む第1書込サブステップとからなることを特徴とする請求項16記載の記録媒体。

【請求項18】 前記確保要求は、所定の期間においてワークエリアを継続して確保する旨を含み、

前記禁止サブステップは、

前記第1書込サブステップにより部分領域に書き込まれたホストデータが上書きされないよう、復号前のピクチャデータに含まれる画素データであって前記所定の部位に位置するものの復号禁止、又は、復号済みのピクチャデータに含まれる画素データであって前記所定の部位に位置するものの上書き禁止を前記所定の期間において継続することを特徴とする請求項17記載の記録媒体。

【請求項19】 前記所定の部位の位置情報は、表示画面の周縁部であることを特徴とする請求項18記載の記録媒体。

【請求項20】 前記ワークエリアの確保要求は、オンスクリーンディスプレイデータを前記ワークエリアに書き込む際に発せられ、

前記ホスト装置は、確保要求と共に記憶装置に格納すべきオンスクリーンディスプレイデータを出力し、

前記所定の部位は、表示画面において前記オンスクリーンディスプレイデータに割り当てられる部位であること

を特徴とする請求項18記載の記録媒体。

【請求項21】 前記オンスクリーンディスプレイデータは、画面にオーバーレイすべきイメージデータと、当該データを展開する場合の縦横サイズと、画面にオーバーレイすべき座標を示す座標情報とを含み、

前記ホスト装置は、

ワークエリアの確保要求と共に、前記縦横サイズと、前記座標情報とを領域割当ステップに通知し、

前記領域割当ステップはホスト装置により通知された縦横サイズと、前記座標情報とに基づいて所定の部位を示す位置情報を算出する前記位置情報算出サブステップを有することを特徴とする請求項20記載の記録媒体。

【請求項22】 前記オンスクリーンディスプレイデータは、透明色のものと不透明色のものとがあり、フレーム領域に書き込まれている復号済みのピクチャデータは、一画面分の輝度データと、色差データとを含み、

前記領域割当ステップは更に透明色のオンスクリーンディスプレイデータについては、フレーム領域上の部分領域であって、色差データが占有している領域を特定し、不透明色のオンスクリーンディスプレイデータについては、フレーム領域上の部分領域であって、輝度データ及び色差データが占有している領域を特定する領域特定サブステップを備え、

前記第1書込サブステップは、

前記領域特定サブステップにより特定された領域にオンスクリーンディスプレイデータを書き込み、

前記画像復号プログラムは、

表示画面横幅分の画素データ行を順次フレーム領域から読み出す水平読出ステップと、

読み出された画素データ行を映像信号に変換する変換ステップと、

読み出された画素データ行が透明色のオンスクリーンディスプレイデータと重複している場合、読み出された画素データ行における重複部分の色差データに代えて、所定のデータを変換ステップに供給する画像データ供給サブステップとからなることを特徴とする請求項21記載の記録媒体。

【請求項23】 前記水平読出ステップは、

次に読み出すべき画素データ行が前記表示画面における所定の部位と重複している場合、前記所定の部位より前方に位置する画素データ行及び／又は前記所定の部位より後方に位置する画素データ行を順次読み出すことを特徴とする請求項22記載の記録媒体。

【請求項24】 前記未復号のピクチャデータは、複数の m 行 \times s 列分の画素データからなるスライスデータからなり、

各スライスデータは、スライスヘッダと、 m 行 \times n 列分の画素データとを含み(m, n は1以上の整数)、スライスヘッダは、それら画素データの配置先を示しており、

10

20

30

40

50

前記画像復号プログラムを読み取るコンピュータはコンピュータ外部から入力されてくる複数のスライスデータを順次格納するバッファメモリを備え、
 前記領域割当ステップは
 バッファメモリに格納されたスライスデータを順次復号ステップに転送する転送ステップと、
 スライスヘッダに示されている配置先が前記表示画面における所定の部位と一致しているスライスデータを検出する第1検出サブステップとを備え、
 前記禁止サブステップは、
 前記表示画面における所定の部位直前に位置する未復号のスライスと、前記表示画面における所定の部位直後に位置する未復号のスライスとが連続してバッファメモリから復号ステップへと転送されるよう転送ステップを制御することを特徴とする請求項1記載の記録媒体。
 【請求項25】 前記スライスデータは、マクロブロックを複数有しており、
 各マクロブロックは、マクロブロックヘッダと、 s 行 \times t 列分の画素データとを含み(s は $s \leq m$ の関係を満たす1以上の整数であり、 t は $t \leq n$ の関係を満たす1以上の整数)、マクロブロックヘッダは、それら画素データの配置先を示しており、
 前記領域割当ステップはマクロブロックヘッダに示されている配置先が前記表示画面における所定の部位と一致しているマクロブロックを検出する第2検出サブステップを備え、
 前記禁止サブステップは、
 前記表示画面における所定の部位直前に位置する未復号のマクロブロックと、前記表示画面における所定の部位直後に位置する未復号のマクロブロックとが連続してバッファメモリから復号ステップへと転送されるよう転送ステップを制御することを特徴とする請求項24記載の記録媒体。
 【請求項26】 前記上書ステップは前記画像復号プログラムを読み取るコンピュータは新たに復号された復号済マクロブロックの格納先を示す格納先アドレスを保持するポインタ保持部を備え、
 前記画像復号プログラムは前記復号ステップによるマクロブロックの復号が済むと、ポインタ保持部が保持している格納先アドレスに新たに復号された復号済マクロブロックを書き込む第2書込サブステップと、
 マクロブロックが書き込まれると、ポインタ保持部が保持している格納先アドレスにマクロブロックのデータ長に相当するオフセットを加算するインクリメントステップとからなることを特徴とする請求項25記載の記録媒体。
 【請求項27】 前記表示画面における所定の部位直前に位置する未復号のマクロブロックと、前記表示画面における所定の部位直後に位置する未復号のマクロブロックとが連続してバッファメモリから復号ステップへと転

送され、

前記インクリメントステップは、
 次に格納すべきマクロブロックが前記表示画面における所定の部位直後に位置するマクロブロックである場合、
 前記表示画面における所定の部位のデータ長に相当するオフセットをポインタ保持部が保持している格納先アドレスに加算し、
 前記第2書込サブステップは、前記オフセットが加算された格納先アドレスに前記表示画面における所定の部位直後に位置するマクロブロックを書き込むことを特徴とする請求項26記載の記録媒体。

【請求項28】 前記禁止サブステップは、
 復号ステップにより復号されたマクロブロック内に前記所定の部位と重複する画素データが存在する場合、前記所定の部位より前方に位置する複数画素データ及び／又は前記所定の部位より後方に位置する複数画素データをピクチャタイプに応じたフレーム領域に順次書き込むよう上書ステップを制御することを特徴とする請求項27記載の記録媒体。

【請求項29】 前記所定タイプのピクチャデータは、フレーム間双方向予測方式により符号化されたピクチャデータであることを特徴とする請求項28記載の記録媒体。

【請求項30】 前記禁止サブステップは、
 復号ステップにより新たなピクチャデータが復号されると、前記所定の部位より前方に位置する複数画素データ及び／又は前記所定の部位より後方に位置する複数画素データをピクチャタイプに応じたフレーム領域に順次書き込むよう上書ステップを制御することを特徴とする請求項28記載の記録媒体。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、画像復号化装置に関し、特にメモリの使用効率を向上させる改善に関する。

【0002】

【従来の技術】Moving Picture Expert Group2(MPEG2)規格は動画像圧縮の国際標準技術として世界中の技術者から高い支持を得ている。とりわけフレーム間双方向予測方式による画像符号化処理では、過去・未来に表示されるべき画像との相関性に基づいて画像を圧縮するので、その圧縮率が非常に高く、動画像を記録媒体に記録して持ち運ぶ場合、或は、通信媒体を通じて遠方に送信する場合にその真価を発揮する。

【0003】一方、高圧縮率実現という華々しい成果の影で、画像復号装置の複雑化・大規模化についての懸念が技術者の間で囁かれている。これはフレーム間双方向予測方式により符号化されたピクチャデータ(一般にBidirectionally Predictive(B)ピクチャと呼ばれる。)を復号する場合、画像復号装置はBピクチャより過去に

表示されるべき画像、未来に表示されるべき画像を参照せねばならないので、復号済みの画像と、復号時の参照先となる画像とを個別にフレームメモリに展開しておく必要があり、フレームメモリが大規模になるからである。フレームメモリとは、1フレームに表示すべき1画面分の画素データを格納するためのメモリ領域であり、フレームメモリに書き込まれた画素データは、ディスプレイにおける水平同期信号に同期して、例えば横720画素×縦1画素というライン単位に読み出され、映像信号に変換される。

【0004】図27は、3つのフレームメモリが確保されたSD-RAMの一例を示す図である。本図では、2Bank×2048口×256カラムのSD-RAM使用時を想定している。またピクチャデータのタイプには、Bピクチャの他に、フレーム内符号化方式により符号化されたIntra(I)ピクチャ、フレーム間順方向予測符号化方式により符号化されたPredictive(P)ピクチャがあり、本SD-RAMは、復号後の画像を符号方式のタイプ別に格納するための3つのフレームメモリを有している。

【0005】具体的にいうと、本図における非参照画像データフレームメモリは、復号済みのBピクチャを格納する。参照画像データAフレームメモリ、参照画像データBフレームメモリは、復号済みのIピクチャ又はPピクチャを格納する。これらのフレームメモリは、SD-RAMにおいて2Bank×608口×256カラムという領域を占有しており、参照画像データAフレームメモリ、参照画像データBフレームメモリに格納された復号済みのピクチャデータは、Bピクチャの復号時において参照される。

【0006】ところで上記のような従来技術では、3つのフレームメモリにSD-RAM上の多くの領域を割り当てているため、フレームメモリ以外の作業用領域（ワークエリア）をSD-RAM上に割り当てる余裕がないという問題点がある。ここでフレームメモリ以外のワークエリアの代表的なものは、オンスクリーンディスプレイ(OSD)用のデータの格納に用いるワークエリアである。OSDとは、操作者の指示に従って動画像上にオーバーレイされる文字フォントやコンピュータグラフィックスであり、現在時刻を表示するためのカウンタや、「再生」「停止」「録画」等、画像復号装置が現在行っている処理内容を表示画面上に表示する際に用いられる。また操作者からの入力を受け付けるためのメニューを描画する場合にも本OSDは用いられる。

【0007】OSDデータを格納するだけの余裕がSD-RAMに存在しない場合、OSDデータ格納領域を確保するためにメモリ増設を行わねばならない。そのような増設が非現実的であるなら、図28に示すようなメモリマッピングを行うことが考えられる。図28は、図27において2Bank×608口×256カラムという領域を占めていた非参照画像データフレームメモリを2Bank×507口×256カラムというサイズに削減し、削減により生じた2Bank

×101口×256カラムという空き領域をOSDデータ格納領域に割り当てている。

【0008】このようなBピクチャ削減策は、Bピクチャが参照されないという特質に着眼している。即ち、フレームメモリに格納されているIピクチャやPピクチャを削減すれば画質劣化が、これらのピクチャデータを参照している他のピクチャデータの画質に波及する可能性があるが、フレームメモリに格納されているBピクチャは、復号時において参照されないので、Bピクチャの画質劣化は他のピクチャデータの画質に波及する恐れはない。従って、フレームメモリにおけるBピクチャの占有領域の削減は、IピクチャやPピクチャの占有領域の削減と比較して画質劣化を許容しやすいものと考え、Bピクチャのピクチャデータを格納するフレームメモリを他のタイプのピクチャデータのフレームメモリと比較して小さくとっているのである。

【0009】Bピクチャのサイズを小さくする方法には、Bピクチャを構成する色差データを飛び飛びに生成する（サブサンプリング）方法がある。これは、一般に人間の目は輝度のきめ細かさを高精度に認識することができるが、色差のきめ細かさについての認識精度はそれほど高くない。このような人間の視覚特性を根拠として、上記のようなデータ削減は実現されている。

【0010】

【発明が解決しようとする課題】しかしながらBピクチャの色差のみのサブサンプリングを行うと、表示の際、Iピクチャ、Pピクチャが表示されている期間と、Bピクチャが表示されている期間との画質の整合性が悪化する。即ち、Iピクチャ、Pピクチャが表示されている期間において画質の劣化が無いのに対して、Bピクチャが表示されている期間においてのみ、画質が劣化するので、動画像の再生中、画質が良い期間と悪い期間の双方が画面上に現れることになる。特に動画像を記録媒体に記録して持ち運ぶ場合、或は、通信媒体を通じて遠方に送信する場合、高い圧縮率を得るため、動画像において多くの画像がBピクチャに符号化され、I、Pピクチャに符号化される画像の数は僅かとなるので、これらの多くのBピクチャの画質が劣化すると、動画像全体の画質が悪いような印象を操作者に与えてしまう。

【0011】ここで多くの再生装置において、OSDデータ用の格納領域を必要とするのは、操作者からの指示に従って、OSDを表示する場合である。OSDは、操作者からの指示に従って表示されるため、OSDデータのための領域確保は、OSDデータ表示が要求されている時点にだけ行なえばよいが、従来技術では、ワークエリアを常時確保するため、Bピクチャの画質が必要以上に犠牲にされているという問題点がある。

【0012】本発明の目的は、画質を犠牲にせず、OSDデータを始めとする各種データを格納するためのワークエリアをメモリ上に確保することができる画像復号化

装置を得ることである。

【0013】

【課題を解決するための手段】上記目的は、ホスト装置からの指示に従って、ビデオストリームに含まれる複数のピクチャデータを1つずつ復号し、復号済みのピクチャデータを記憶装置に書き込む画像復号装置であって、ここで複数のピクチャデータには、符号化方式が相違する複数タイプのピクチャデータが含まれていて、前記記憶装置は、復号済みのピクチャデータであって、最新のものをタイプ別に書き込む複数のフレーム領域を有しており、フレーム領域に格納されている復号済みの他のピクチャデータを参照しながら、ビデオストリームに含まれる複数のピクチャデータを1つずつ復号する復号手段と、新たなピクチャデータが復号されると、そのピクチャデータを、既にフレーム領域に書き込まれている復号済みピクチャデータに上書きする上書手段と、ホスト装置が記憶装置にワークエリアを確保する旨の要求を発すると、所定タイプのピクチャデータの一部分であって復号手段による復号がなされる前のもの、又は、所定タイプのピクチャデータの復号済みの一部分であって上書手段による上書き前のものが書き込まれるべきフレーム領域内の部分領域をワークエリアに割り当てる領域割当手段とを備える前記画像復号装置により達成される。

【0014】

【発明の実施の形態】（第1実施形態）以降、図面を参照しながら画像復号装置が備えられるMPEGストリームの再生装置について説明する。図1は、MPEGストリーム再生装置の構成を示す図である。本図において再生装置は、画像復号装置に相当するAVデコーダ21と、SD-RAM22と、ホストマイコン23とからなる。

【0015】SD-RAM22は、2Bank×2048口ウ×256カラムの領域を有している。これらの領域のうち、512byteのサイズを有する1口ウの領域をページ領域という。図2は、SD-RAM22のメモリ割り当てを示す図である。本図において、SD-RAM22上には、符号化ストリームバッファ領域51、参照画像データAフレームメモリ52、参照画像データBフレームメモリ53、非参照画像データフレームメモリ54が割り当てられている。

【0016】符号化ストリームバッファ領域51は、外部から入力されてきたMPEGストリームを未復号のまま蓄積しておくための領域である。ここでMPEGストリームとは、複数のエレメンタリーストリームを含むビットストリームである。エレメンタリーストリームには、ビデオストリームと、オーディオストリームとがあり、そのうちビデオストリームのデータ構造を図3に示す。

【0017】図3は、ビデオストリームのデータ構造を示す図である。ビデオストリームは、画像の空間周波数成分に基づいて圧縮されている。このような画像圧縮方式では、画面上の数画素を一つの圧縮単位としている。その圧縮単位の中で最も小さいものはブロックと呼ばれ

る。ブロックとは、縦8画素×横8画素からなる画素の集まりである。圧縮単位においてブロックの次に小さいものが、図3の第5段目に示すMB(マクロブロック)であり、縦16画素×横16画素からなる。通常符号化時には、このマクロブロックを符号化単位として、画像間の時間的相関性に基づいた情報圧縮が行われる。また復号時にもこのマクロブロックを復号化単位としてフレーム間予測方式の動き補償が行われる。

【0018】本図の第1段目は、ビデオストリームの構成を示す。本図においてビデオストリームは、Group of Picture(GOP)を複数配してなる。本図の第2段目は、GOPの構成を示す。GOPは、Iピクチャ、Bピクチャ、Pピクチャという3つのタイプのピクチャデータ（図中のI,P,B）を1以上含み、先頭には必ずIピクチャが存在する。

【0019】本図の第3段目は、ピクチャデータの構成を示す。ピクチャデータは、ピクチャヘッダと、複数のスライスから構成される。本図の第4段目は、スライスの構成を示す。スライスは、スライスヘッダと、複数のマクロブロックとを有する。本図の第5段目は、マクロブロックの構成を示す。マクロブロックは、マクロブロックヘッダを有し、横16×縦16の画素データからなる。ここで横16×縦16の画素データは、横8×縦8の輝度データからなる輝度ブロックを4個有しており、横8×縦8の青色差データからなる青色差ブロック(Cbブロック)と、横8×縦8の赤色差データからなる赤色差ブロック(Crブロック)とを含む。ここで、マクロブロックに含まれる輝度データの数が横16×縦16であるのに、マクロブロックに含まれている色差データの数が横8×縦8であるのは、色差データは、輝度データ程の解像度を必要としないからであり、色差データの数を減らしてマクロブロックのデータサイズの縮小を図っているのである。

【0020】本図におけるピクチャヘッダ、スライスヘッダ、マクロブロックヘッダは、動き補償に関する情報等様々なデータを含んでいるが、この中で本実施形態において特に参照するのはピクチャヘッダにおけるPicture Coding Type、スライスヘッダにおけるSlice Start Code、マクロブロックヘッダにおけるMacroblock Address Incrementである。

【0021】Picture Coding Type(PCT)は、当該ヘッダを含むピクチャデータがIピクチャであるか、Bピクチャ、Pピクチャであるかを示す。このPCTを参照することにより、本ヘッダを含むピクチャデータがBピクチャを構成するか、Iピクチャ、Pピクチャを構成するかを判定することができる。Slice Start Code(SSC)は、スライスの先頭を示す4Byteのコードであり、その最後の1Byteは、スライスの垂直位置を示す。

【0022】Macroblock Address Increment(MBAI)は、スライス先頭のものと、それ以外のものとの何を表すかが異なる。即ちスライス先頭のマクロブロックについてのMBAIは、このスライス先頭のマクロブロックが画像の

1ラインにおいて画面左から何番目に位置するかを画面
上の絶対座標を用いて表現している。それ以外のマク
ロブロックについてのMBAIは、直前マクロブロックからの
スキップ数を示す。即ち、複数マクロブロックが連続し
ているがそのうち幾つかのマクロブロックが欠落してい
る場合、その欠落部の直後に位置するマクロブロックの
MBAIは、その欠落しているマクロブロックの数を示すた
めに用いられる。

【0023】以上のSSC,MBAIを参照することにより、本
ヘッダに後続するマクロブロックの本体がピクチャデー
タにおいてどこに位置するかを知ることができる。参照
画像データAフレームメモリ52、参照画像データBフレ
ームメモリ53、非参照画像データフレームメモリ54
は、2Bank×608口×256カラムの領域からなり、Iピク
チャ、Pピクチャ、Bピクチャを復号して得られた1画面
分の画素データが格納される。

【0024】これらのフレームメモリにおける復号済み
ピクチャデータは、所定の順序でラインバッファメモリ
140に読み出されて、ビデオ出力部108により映像
信号に変換される。この“所定の順序”とは表示順序と呼
ばれ、ビデオストリームにおけるピクチャデータの順序
(符号化順序)と異なる順序である。参照画像データA
フレームメモリ52、参照画像データBフレームメモリ
53、非参照画像データフレームメモリ54を設けている
のは、符号化順序から表示順序への入れ替えを行うと
いう意味合いもある。

【0025】ここでGOPに含まれる複数のピクチャデー
タがフレームメモリ上の参照画像データAフレームメモ
リ52、参照画像データBフレームメモリ53、非参照
画像データフレームメモリ54にどのように格納される
かについて説明する。図16は、GOPに含まれる複数の
ピクチャデータと、フレームメモリの対応を示す図であ
る。図16(a)においてGOPにはピクチャデータI1,B
2,B3,P4,B5,B6,P7,B8,B9が含まれている。また図16
(a)、図16(b)における矢印は、復号時において
参照される側のピクチャデータと参照する側のピクチャ
データとの関係を示している。この矢印を参照すると、
ピクチャデータB2の復号時にはピクチャデータI1,P0が
参照され、ピクチャデータB3の復号時にもピクチャデー
タI1,P0が、ピクチャデータP4の復号時にはピクチャ
データI1が参照されることがわかる。

【0026】これらのピクチャデータは図16(c)に
示すように参照画像データAフレームメモリ52、参照
画像データBフレームメモリ53、非参照画像データフ
レームメモリ54に格納される。参照画像データAフレ
ームメモリ52にはIピクチャI1、PピクチャP7が格納さ
れ、参照画像データBフレームメモリ53にはPピクチャ
P4、IピクチャI10が格納されることがわかる。非参照画
像データフレームメモリ54にはBピクチャB2,B3,B5,B
6,B8,B9が格納されることがわかる。

【0027】図16(d)は図16(a)、図16
(b)に示したピクチャデータI1,B2,B3,P4,B5,B6,P7,B
8,B9がどのような順序で表示されるかを示す図である。
図16(d)を参照すると、GOPにおいて先頭に位置し
ているピクチャデータI1はピクチャデータB2,B3より後
に表示され、またピクチャデータB5,B6より前に位置し
ていたピクチャデータP4はピクチャデータB5,B6より後
に表示されている。

【0028】これらのフレームメモリにおいて1つのペ
ージ領域には、マクロブロック2個分の複数の輝度デー
タ、又はマクロブロック4個分の青色差データと赤色差
データとの組みが格納されている。各マクロブロックを
格納しているページ領域のアドレス(BANKアドレス-RO
Wアドレス)は、表示画面におけるマクロブロックのX座
標、Y座標を所定の演算式に適用することにより算出さ
れる。各画素データの格納アドレス(BANKアドレス-RO
Wアドレス-COLUMNアドレス)も、表示画面における画
素のX座標、Y座標を所定の演算式に適用することにより
算出される。

【0029】フレームメモリの一例として輝度データを
格納したROWアドレス0000_0000以降のフレームメモリの
内容を図4に示し、色差データを格納したROWアドレス1
000_0000以降のフレームメモリの内容を図5に示す。図
4において、バンク0-ROWアドレス0000_0000のページ
領域には、左上頂点を(0,0)とし、右下頂点を(15,31)と
した矩形領域(0,0)~(15,31)の輝度データ(図6の一例
では、ハッチング範囲h1部に相当する。)が格納され、
バンク1-ROWアドレス0000_0000のページ領域には、左
上頂点を(16,0)とし、右下頂点を(31,31)とした矩形領
域(16,0)~(31,31)の輝度データ(図6の一例では、ハ
ッチング範囲h2部に相当する。)が格納されている。

【0030】図5において、バンク0-ROWアドレス1000
_0000のページ領域には、左上頂点を(0,0)とし、右下頂
点を(7,31)とした矩形領域(0,0)~(7,31)の青色差デー
タと、左上頂点を(0,0)とし、右下頂点を(7,31)とした
矩形領域(0,0)~(7,31)の赤色差データと(図7の一例
では、ハッチング範囲h31部に相当する。)が格納さ
れ、バンク1-ROWアドレス1000_0000のページ領域に
は、左上頂点を(8,0)とし、右下頂点を(15,31)とした矩
形領域(8,0)~(15,31)の赤色差データ、青色差データ
(図7の一例では、ハッチング範囲h32部に相当す
る。)が格納されている。

【0031】ホストマイコン23は、ストリーム再生装
置における主制御を行う。主制御において、ホストマイ
コン23は、装置外部からMPEGストリームが入力されて
くると、当該MPEGストリームの復号をAVデコーダ21に
指示する。また、操作者がOSDを表示する旨の操作を行
った場合、オンデマンド式に領域確保要求信号をAVデコ
ーダ21に出力することによりOSDデータ格納領域の領
域確保を要求する。AVデコーダ21がSD-RAM22内に領

域を確保すると、確保領域に書き込むべきLookUp Table (LUT)と、OSDデータを転送する。

【0032】LUTとは、複数のエントリデータを含む。各エントリデータは、OSDにおける一画素に割り当てるべき輝度データと、当該一画素に割り当てるべき赤色差データと、当該一画素に割り当てるべき青色差データと、OSDを表示映像としてどのような割合で混合し、出力するかを示す混合率 α を含む。LUTにおけるそれぞれのエントリデータは、赤、青、緑、黄等の固有色を表現するよう輝度データ、青色差データ、赤色差データの値が設定されており、それぞれの値は互いに異なる。

【0033】OSDデータは、OSDイメージデータと、コマンドとを含む。このコマンドは、OSDイメージデータを展開する場合の縦横サイズ、画面にオーバーレイすべき座標を示す座標情報と、LUTのエントリアドレスと、OSDイメージデータの先頭アドレスを含む。ここでOSDイメージデータとは、所定ビットが各画素に割り当てられており、それらの所定ビットのビット値の設定により画像内容を表現したデータである。この所定ビットのビット長の長さは、画素を描画する際の色数を表す、例えば、この所定ビットが1ビットなら、2色を用いてOSDイメージデータの各画素は着色されることになり、所定ビットが2ビットなら4色を用いて、所定ビットが4ビットなら16色を用いてOSDイメージデータの各画素は着色されることになる。

【0034】LUTのエントリアドレスは、所定ビットのそれぞれの値に対応づけられており、当該値が割り当てられた画素を表示する際、LUTのうちどのエントリデータにおける輝度データ、青色差データ、赤色差データを用いて各画素を着色するかを示す。例えば、OSDイメージデータは、“0 1”の羅列により図14に示すような文字「P」を描画しているものとする。その1bitが“0”と設定された画素は背景色に設定されることを示し、1bitが“1”と設定された画素は前景色に設定されることを示す。ここでビット“0”は、緑色の輝度データ、青色差データ、赤色差データを有するエントリデータのエントリアドレスに対応づけられており、ビット“1”は、黄色の輝度データ、青色差データ、赤色差データを有するエントリデータのエントリアドレスに対応づけられているものとする、図14に示した文字「P」は画面上で、緑色を背景にして黄色で表示されることになる。

【0035】またホストマイコン23は、上記のようにOSDデータを転送する際、当該OSDデータが透明にて表示されるか、非透明で表示されるかをAVデコーダ21に通知する。本実施形態において不透明なOSDデータとは、複数のエントリアドレスにて指定されているエントリデータにおける混合率 α の全てが100%に設定されているOSDデータをいい、透明なOSDデータとは、複数のエントリアドレスにて指定されている全エントリデータにおける混合率 α のうち少なくとも1つ以上が99%以下に設定され

ているOSDデータをいう。

【0036】AVデコーダ21が、このように出力されたLUTと、OSDデータをSD-RAM22に書き込むと、AVデコーダ21からフレームメモリ54上の書込先領域の先頭アドレスと、LUT及びOSDデータのデータ長とが出力されるので、ホストマイコン23はこれらを保持する。以降、操作者からOSDの消去が指示されるまで、ホストマイコン23は領域確保要求信号の出力を継続して行う。

【0037】逆に、動画像の再生のみが操作者から指示されており、OSDデータ格納領域を確保する必要がない場合に、ホストマイコン23は領域確保を指示しない。ホストマイコン23がOSDデータを読み出そうとする場合、上記のように出力された空き領域の先頭アドレスに基づいて、OSDデータの読出指示と、OSDデータの読出先の先頭アドレスと、データ長とをAVデコーダ21に出力する。

【0038】本実施形態においてホストマイコン23は、領域確保要求信号をOSDを格納する際に発するがその他にも、ストリーム再生装置における他の処理のメモリ使用状況から画像復号化処理に必要なメモリをすべて確保できない恐れがある場合、および、ストリーム再生装置に追加機能を実行させるため、新たにメモリを確保する必要がある場合等に出力してもよい。

【0039】AVデコーダ21は、装置外部から入力されてくるMPEGストリームを復号して、映像信号、音声信号として出力する。図8は、AVデコーダ21の内部構成を示す図である。図8に示すようにAVデコーダ21は、外部I/Oユニット100、ストリーム入力部101、ホストバッファメモリ102、ビットストリームFIFO103、Setup部104、コード変換部105、Pixel演算部106、動き補償部107、ビデオ出力部108、オーディオ出力部109、SD-RAM制御ユニット111、I/Oプロセッサ113、及びラインバッファメモリ140とからなる。

【0040】外部I/Oユニット100は、ホストマイコン23がOSDデータを出力すると、これをホストバッファメモリ102に一旦書き込み、その後SD-RAM22上に確保されたOSDデータ領域に転送させる。また、ホストマイコン23からの読み出し指示に応じてOSDデータを読み出し、ホストマイコン23に出力する。ストリーム入力部101は、記録媒体や通信媒体からMPEGストリームが取り出されてAVデコーダ21に入力されてくると、MPEGストリームをビデオエレメンタリーストリーム（ビデオストリーム）、オーディオエレメンタリーストリーム（オーディオストリーム）に分離してホストバッファメモリ102に書き込む。

【0041】ホストバッファメモリ102は、ストリーム入力部101により書き込まれたエレメンタリーストリームを格納している。SDRAM制御ユニット111は、これまでホストバッファメモリ102が格納しているMP

EGストリームを転送するようI/Oプロセッサ113がSD-RAM制御ユニット111に命じると、当該MPEGストリームを符号化ストリームバッファ領域51にDMA転送する。またビットストリームFIFO103における未復号のMPEGストリームの残量に応じて、SD-RAM制御ユニット111はエレメンタリーストリームをビットストリームFIFO103に読み出す。更にSD-RAM制御ユニット111は、動き補償部107と参照画像データAフレームメモリ52～非参照画像データフレームメモリ54との間のDMA転送と、参照画像データAフレームメモリ52～非参照画像データフレームメモリ54及びOSDデータ格納領域からラインバッファメモリ140へのDMA転送と、SD-RAMのOSDデータ格納領域にあるLUTからLUT-RAMへのDMA転送とを行う。

【0042】ビットストリームFIFO103は、符号化ストリームバッファ領域51に格納されているエレメンタリーストリームを取り込む。ビットストリームFIFO103は取り込んだエレメンタリーストリームを先入れ先出し方式に保持する。このようにして保持したエレメンタリーストリームのうち、ビデオストリームをコード変換部105に出力し、オーディオストリームをSetup部104に出力する。

【0043】Setup部104は、ビットストリームFIFO103に保持されているエレメンタリーストリームがビデオストリームなら、コード変換部105による復号によりそのヘッダ部が伸長されるのを待つ。ヘッダが伸長されるとこれの解析処理を行い、動きベクトルの抽出を行う。その後、可変符号長デコード、逆量子化、逆離散余弦変換、動き補償等が行われている間、音声ストリームの復号処理を行う。

【0044】コード変換部105は、マクロブロックが出力されると、マクロブロックに含まれている4つの輝度ブロックY0,Y1,Y2,Y3と、2つの色差ブロックCb,Crとに対して可変符号長デコードを行う。Pixel演算部106は、可変符号長デコードがなされた4つの輝度ブロックと、2つの色差ブロックとに対して逆量子化及び逆離散余弦変換を行う。

【0045】動き補償部107は、Pixel演算部106により逆量子化及び逆離散余弦変換がなされると、これらの処理がなされた輝度ブロック及び色差ブロックに対応する参照画像のデータをSD-RAM22における参照画像データAフレームメモリ52、参照画像データBフレームメモリ53から読み出し、それぞれにハーフペル処理を行い、その結果を平均化したものにPixel演算部106からの出力を加えるという動き補償を行う。その後、動き補償の結果をSD-RAM22の参照画像データAフレームメモリ52～非参照画像データフレームメモリ54の何れかに書き込ませる。

【0046】ラインバッファメモリ140は、SD-RAM22の参照画像データAフレームメモリ52～非参照画像

データフレームメモリ54から読み出された画素データを2ライン格納しておくためのバッファである。ビデオ出力部108は、ラインバッファメモリ140に読み出された2ライン分の画素データと、1ライン分のOSDデータ及びLUT-RAMからのエントリデータを入力し、所定の拡大率と、各データの混合率 α に応じてフィルタリングを行うことにより、映像信号に変換して外部に接続されたテレビ受像器等のディスプレイ装置に出力する。

【0047】図9は、ビデオ出力部108の内部構成を示す図である。本図においてビデオ出力部108は、表示すべき画像の拡大縮小比率(SRC)に基づいたライン単位のフィルタリングを行う2つの水平フィルタ71、72(Horizontal Filter)と、ライン間のフィルタリングを行う垂直フィルタ73(Vertical Filter)と、ライン単位の画素データを背景色(BGColor)と混合する混合器74(Blend BGColor)と、ラインバッファメモリ140から読み出されたOSDデータと、LUT-RAMに格納されたLUTとに基づいてOSDを生成するOSD生成器75(OSD Generator)と、ライン単位で画素データとOSDとを混合する混合器76(Blend OSD)とを備える。

【0048】ここで透明色のOSDデータについては、その混合率 α が99%以下であるため、図9における混合器74の出力画素データのうち、不可視部位についての混合率は1%以上として混合器76によりフィルタリングが行われる。非透明色のOSDデータについては、その混合率 α が100%であるため、混合器74の出力画素データのうち、不可視部位についての混合率は0%として混合器76によりフィルタリングが行われる。

【0049】オーディオ出力部109は、Setup部104により復号されたオーディオデータをSD-RAM22-ホストバッファメモリ102を介して受け取り、音声信号に変換して装置外部に接続されたスピーカ装置に出力する。I/Oプロセッサ113は、AVデコーダにおける複数のタスクを複数のスレッドに割り当てることにより、複数タスクを時分割多重にて実行する。

【0050】本実施形態においてこれらのタスクは、復号処理の復号負荷削減処理と、OSDデータ格納領域確保処理と、各メモリ間のDMA転送制御とを行う。これらの処理内容をI/Oプロセッサ113に割り付けるとAVデコーダ21の機能構成は図10に示すものとなる。図10においてI/Oプロセッサ113は、機能的に出力画像管理部61、オンデマンド式領域確保部62、OSDデータアクセス部63、データ削減制御部64、表示ライン読出部67から構成され、動き補償部107は機能的に動き補償処理部65、復号済画素書き込部66から構成される。

【0051】出力画像管理部61は、フレームメモリに格納されている復号済みのピクチャデータにおいて、表示がなされず、操作者が見ることができない部位(以降不可視部位という)の縦幅・横幅、座標情報を記憶して

いる。不可視部位には、OSDデータがオーバーレイされる部位と、ディスプレイの性能上、その表示が不可能となる部位とがある。

【0052】例えばAVデコーダ21から出力された映像信号はディスプレイ装置において図11(a)に示すように表示されるものとする。この場合、前者の部位(OSDがオーバーレイされる部位)は、図11(a)におけるOSD「PLAY」、OSD「12/18 21:36:58」がオーバーレイされる領域である。後者の部位(ディスプレイの性能上、その表示が不可能となる部位)は、図11(b)におけるピクチャデータの周縁部に位置する縦16画素、横16画素の範囲である。図中の周縁部を不可視部位としているのは、テレビ放送受像用のディスプレイ装置では、このような周縁部に、色のにじみ等が現れるので、画像復号装置はその画像出力を避けている場合が多いからである。

【0053】OSDによって現れる不可視部位については、表示座標、縦幅・横幅がOSDデータのコマンドに含まれているので、コマンドに含まれる表示座標、OSDの縦幅・横幅に基づいて、その位置を特定して縦幅・横幅、座標情報を算出する。図12は、「PLAY」という文字列を示すOSDを示す図であり、図13は、OSD「PLAY」をオーバーレイすることにより現れる不可視部位を示す図である。

【0054】図12に示すようにOSDが(USx,USy)において表示され、その縦幅、横幅が(length_u2,width_u1)である場合、出力画像管理部61は、これらを不可視部位の座標情報として保持する。尚、本実施形態においてOSDデータのサイズは、縦16画素×横16画素の整数倍単位であり、不可視部位はマクロブロックを最小単位として管理されているものとする。

【0055】オンデマンド式領域確保部62は、OSDデータ格納領域を確保する旨の指示をホストマイコン23が行うと、OSDデータ格納領域の確保を行う。オンデマンド式領域確保部62により確保される領域とは、フレームメモリにおいてOSDがオーバーレイされる部位に対応する領域と、ディスプレイの性能上、その表示が不可能となる部位に対応する領域とがある。オンデマンド式領域確保部62はこれらの領域をOSDデータ格納領域に割り当てることにより、メモリ増設を行うことなく、復号化処理に使用しているメモリのみでOSDデータ格納領域を確保することができる。

【0056】ここでOSDがオーバーレイされる部位について更に詳しく説明する。上述した通り、透明色のもの、不透明色のものがあり、これから表示すべきOSDデータがこの何れであるかはホストマイコン23から通知される。オンデマンド式領域確保部62は、透明色のOSDデータに対応する空き領域と、不透明のOSDデータに対応する空き領域とを異なる管理方法で管理する。

【0057】ピクチャデータのうち、不透明色のOSDがオーバーレイされる部位はその輝度データ・色差データの

双方が表示画面に現れない。そのため、不透明色のOSDがオーバーレイされる部位は、輝度データの占有領域・色差データの占有領域の双方を空き領域として管理する。逆にオンデマンド式領域確保部62は透明色のOSDがオーバーレイされる部分については、色差データの占有領域のみを空き領域として管理する。ここでオンデマンド式領域確保部62において色差データのみを削減する方法を採用している理由は、以下の通りである。即ち、ピクチャデータのうち輪郭を示す輝度データに関しては、たとえ透明色のOSDがオーバーレイされても人間の目ははっきり認識できるのに対し、色に関しては、透明色のOSDがオーバーレイされると色の推測が困難となる。このように、OSDがオーバーレイされるべき部位において、色データに関する重要度は低く、オーバーレイする部位の色を単一色にしても大きな違和感を感じないためである。

【0058】ここでOSDデータ格納領域をこのような空き領域に確保できるのは以下の理由による。即ち、マクロブロックはそのデータサイズが大きく、また連続した領域に格納されねばならないのに対して、OSDデータは、そのサイズが小さく、またそれに含まれるコマンドは、連続領域に格納されなくてもよい。即ち、分散して格納されてもよいという性質を有している。そのため、フレームメモリ内に断続的に現れる空き領域であっても充分格納可能なのである。

【0059】尚、動画像上にオーバーレイされるものには、OSDデータの他にも字幕等の副映像があるが、副映像は、その表示位置や表示内容、表示範囲が時々刻々と変化する。このように位置や大きさが変化する領域は、OSDデータ格納領域としての利用に向かない。また、参照画像データAフレームメモリ52・参照画像データBフレームメモリ53のうち、不可視部位に対応する領域もOSDデータ格納領域にはむかない。何故なら、Iピクチャー・Pピクチャーは他のピクチャデータ復号時に、不可視部位も必ず参照されるため、これらのデータの欠落は復号処理の性能を低下させるからである。

【0060】更に、Iピクチャー・Pピクチャーが表示されている期間のみ、OSDの消去を許可し、Bピクチャーが表示されている期間はOSDの消去を禁ずるという処理を行うのが望ましい。オンデマンド式領域確保部62は、ホストマイコン23が領域確保要求信号を出力することによりOSDデータ格納領域の領域確保を要求された場合のみ、空き領域の先頭アドレスと、空き領域の連続長とを示す空き領域情報と、不可視部位に対応するマクロブロックの位置情報とを対応づけたテーブルを生成して保持する。具体的にいうと、オンデマンド式領域確保部62は、出力画像管理部61が管理している不可視部位の座標情報、縦幅・横幅に基づいて、不可視部位に対応するマクロブロックの位置情報を算出し、それらをテーブルに登録する。フレームメモリ内空き領域管理テーブルの一例を図15に示す。図15において本テーブルは、マ

クロブロック位置情報と、アドレス情報とからなる。図中において(i0,j0)~(i44,j0)に位置するマクロブロックは不可視部位に位置していて、page_addressY0からLength45×512のサイズ、page_addressC0からLength45×512のサイズを占有しており、これらの領域がOSDデータ格納領域に割り当てられていることを示す。

【0061】尚、第1実施形態では、不可視部位のサイズをマクロブロックの整数倍単位としており、ページ領域の1/2倍又は1/4倍単位のOSDデータ格納領域が得られるようにするものとする。ここでマクロブロックの位置情報と、空き領域のアドレスとの対応付けについて図17を参照しながら説明する。図17において1つの升目はマクロブロックを意味しており、ハッチングを付した部位は、不可視部位を意味するものとする。これらのマクロブロックには、画面左上からの相対位置を示す位置情報(i,j)が割り当てられている。

【0062】そうすると、不可視部位に位置するマクロブロックは、位置情報が(0,0)(1,0)(2,0)(0,1)(1,1)(2,1)となる。これらの位置情報により指示されるマクロブロックの占有領域を未使用領域とし、マクロブロックが格納されるページ領域のサイズが512Byteとすると、フレームメモリにおいて(i,j)に位置するマクロブロックに相当する未使用領域のアドレスは以下の式により算出される。

ADDi,j=ROWアドレス+COLUMNアドレス

ROWアドレス=512×i+α×(W/16)×512byte

COLUMNアドレス=β×512byte

ここで

α=j/Phumの整数部 β=j/Phumの小数部

W:ピクチャデータの横幅(720pixel)

16:マクロブロックにおいて1行に位置する画素数

Phum:ページ領域に格納可能なマクロブロックの数

輝度データ Phum=2

色差データ Phum=4

i,j≥0

輝度データについては以上の式により表される先頭アドレスから256Byteが使用可となり、色差データについては以上の式により表される先頭アドレスから128Byteが使用可となる。

【0063】尚、画素の座標とアドレスとの対応づけには、特開平6-189298号公報や、特開平8-294115号公報に記載されているものが挙げられるが、画面上の座標とメモリ上の配置が一意に決まるものであればその他の手法を適用してもよい。OSDデータアクセス部63は、LUTと、OSDデータとの書き込みをホストマイコン23が指示し、外部からLUTと、OSDデータが転送されてきた場合、転送されてきたLUTと、OSDデータをオンデマンド式領域確保部62により管理されている複数の空き領域のうち1つに書き込むと共に、その書き込まれた空き領域の先頭アドレスと、データ長とをホストマイコン23に

返す。それによりホストマイコン23は転送したLUTとOSDデータとがSD-RAM22のどの領域に格納されたかを知ることができる。

【0064】ホストマイコン23がOSDデータの読出指示と、OSDデータの読出先の先頭アドレスと、データ長とを出力した場合、OSDデータアクセス部63は、その先頭アドレス以降に格納されたOSDデータを読み出す。データ削減制御部64は、OSDデータ格納領域を確保する旨の指示をホストマイコン23が行うと、Bピクチャのピクチャデータのうちこれからフレームメモリに書き込まれようとしているマクロブロックであって、当該OSDデータ格納領域を格納先としたマクロブロックを廃棄する。以降、オンデマンド式領域確保部62によりフレームメモリ内にOSDデータ格納領域が確保されている間、当該OSDデータ格納領域に格納されているOSDデータが上書きされないよう、Bピクチャのピクチャデータのうちこれからフレームメモリに書き込まれようとしているマクロブロックであって、当該OSDデータ格納領域を格納先としたマクロブロックの廃棄を継続する。マクロブロックの廃棄方法には様々なものがあるが、そのうち画像復号装置全体の効率化に最も貢献する方法は、未だ復号がなされていないマクロブロックを廃棄する方法である。

【0065】具体的にいうと、データ削減制御部64は、まず入力された未復号のMPEGストリームのピクチャデータのピクチャヘッダ内のPicture Coding Typeを参照して、入力された未復号ピクチャデータがIピクチャ、Pピクチャであるか、Bピクチャであるかを判定し、入力された未復号ピクチャデータがIピクチャ、Pピクチャの場合はホストバッファメモリ102から符号化ストリームバッファ領域51へと転送する。入力された未復号のピクチャデータがBピクチャの場合は、データ削減制御部64は、各スライスに含まれるSSCと、不可視部位の位置情報とを照合して、不可視部位のマクロブロックを含むスライスがどれであるかを判定する。不可視部位を含む未復号スライスについては、各マクロブロックについてのMBAIと、不可視部位の位置情報とを照合して、不可視部位に該当するマクロブロックがどれであるかを判定する。不可視部位に該当しないマクロブロックはホストバッファメモリ102から符号化ストリームバッファ領域51へのDMA転送をSD-RAM制御ユニット111に行わせ、不可視部位に該当する未復号マクロブロックについては符号化ストリームバッファ領域51へのDMA転送を行わせない。このように不可視部位に該当する未復号マクロブロックについてのDMA転送を省略することにより、不可視部位に該当する未復号マクロブロックをホストバッファメモリ102内で廃棄する。

【0066】ここで不可視部位がOSDがオーバーレイされる部位であり、当該OSDが透明色である場合、データ削減制御部64は非参照画像データの不可視部位に該当す

るマクロブロックのうち、色差データのみを廃棄し、輝度データについては全てホストバッファメモリ102から符号化ストリームバッファ領域51への転送を行わせる。

【0067】例えば不可視部位の一つが図13に示すものである場合、データ削減制御部64はマクロブロックMB152,MB153,MB154,MB155がホストバッファメモリ102に入力されてくるのを待つ。もし入力されると、図18の第2段目に示すように、データ削減制御部64はホストバッファメモリ102内においてこれらマクロブロックMB152,MB153,MB154,MB155を廃棄し、不可視部位直前に位置するマクロブロックMB150,MB151と、不可視部位直後に位置するマクロブロックMB156,MB157,MB158とが隣り合っ

て符号化ストリームバッファ領域51に格納されるようにSD-RAM制御ユニット111にDMA転送を行わせる。図18において第1段目にはマクロブロックMB150,MB151,MB152,MB153,MB154,MB155,MB156,MB157,MB158が示されているが第2段目ではマクロブロックMB150,MB151,MB156,MB157,MB158が示されている。これは、SD-RAM2内の符号化ストリームバッファ領域51では、マクロブロックMB152,MB153,MB154,MB155抜き

のマクロブロック列が格納されていることを示す。

【0068】このように未復号のマクロブロックを廃棄することにより、復号すべきマクロブロックの数を減らせば、コード変換部105-Pixel演算部106の復号負荷を減らし、かつ復号化に伴うホストバッファメモリ102-SD-RAM22、SD-RAM22-ビットストリームFI FO103、SD-RAM22-動き補償部107間のDMA転送の転送量及びその頻度を下げることが可能となる。これにより画像復号装置において、復号処理量が減るため、電力の消費量を軽減することができ、また復号化処理に伴うDMA転送の減少により、その他のDMA転送、特に外部から入力されるLUTやOSDデータのSD-RAM22書き込みのDMA転送の高速化が実現できる。更に画像復号装置における電磁波輻射を軽減することができる。

【0069】尚、本実施形態では、マクロブロックヘッダ、スライスヘッダを解析する機能をI/Oプロセッサ113に設け、I/Oプロセッサ113を構成するデータ削減制御部64が不可視部位に位置するマクロブロックをホストバッファメモリ102において検出した。しかしこのようにマクロブロックヘッダ、スライスヘッダを解析する機能は一般にコード変換部105が具備しているものであり、I/Oプロセッサ113にそのような解析機能を設けることが望ましく無い場合は、コード変換部105において不可視部位に位置するマクロブロックを検出させ、廃棄させることも可能である。

【0070】動き補償処理部65は、SD-RAM22における参照画像データAフレームメモリ52、参照画像データBフレームメモリ53から読み出し、それぞれにハーフペル処理を行い、その結果を平均化したものにPixel

演算部106からの出力を加えるという動き補償を行う。その後、動き補償の結果を復号済画素書込部66に出力する。

【0071】復号済画素書込部66は、格納先となるページ領域の先頭アドレスを示すポインタを有しており、動き補償処理部65から次々と出力される復号済みマクロブロックを順次ページ領域に書き込んでゆく。図19(a)は、復号済画素書込部66による輝度データ書き込みを示す図である。本図において復号済画素書込部66は、縦方向に並ぶ2つのマクロブロックMB0,MB44を構成する輝度データを、矢印(0)(1)(2)(3)・・・(29)(30)(31)に示すようにフレームメモリに書き込む。同様に縦方向に並ぶ2つのマクロブロックMB1,MB45を構成する画素データを、矢印(32)(33)(34)(35)・・・(61)(62)(63)に示すようにフレームメモリに書き込む。以上のような画素データの書き込みは復号済画素書込部66がリニアアドレッシングモードとよばれるDMA転送をSD-RAM制御ユニット111に行わせることにより実現される。ここでリニアアドレッシングモードとはアドレスを順次インクリメントしてゆくアドレス増加法をいう。

【0072】特に注意すべきは、復号済画素書込部66は不可視部位直前のマクロブロックがページ領域に格納された段階で、当該マクロブロックに隣り合っている不可視部位直後のマクロブロックを格納するよう、マクロブロックの格納先をスキップさせる処理を行う点である。具体的にいうと、不可視部位以外のマクロブロックを格納するにあたって復号済画素書込部66はポインタのインクリメントを行い、書込先アドレスを進行させて、ポインタが指示するアドレスに復号済みのマクロブロックを書き込む。その後、不可視部位直前に位置するマクロブロックが出力され、ページ領域に格納された段階で、格納先アドレスを、不可視部位直後のマクロブロックが格納されるべきページ領域の先頭アドレスにまで進めて、ポインタのインクリメントを再開する。

【0073】図18の第4段目におけるページ領域P150,P151,P152,P153・・・P157,P158は、マクロブロックMB150,MB151,MB152,MB153・・・MB157,MB158をそれぞれ格納するためのページ領域である。ここで、第2段目に示す未復号のマクロブロックMB150は、読み出されて復号処理後、ポインタの示すページ領域P150に書き込まれる。書き込みが終了すると、ポインタのインクリメントを行い、書込先アドレスをP151の先頭アドレスに進行させる。その後、不可視部位直前に位置するマクロブロックMB151が出力され当該マクロブロックが格納されると、格納先アドレスをページ領域P156の先頭アドレスにまで進めてポインタのインクリメントを再開する。これにより、第4段目に示すように、非参照画像データフレームメモリ54においてマクロブロックMB152,MB153,MB154,MB155が格納されるべき領域P152,P153,P154,P155は空き領域として確保され、これをOSDデータ格納領域と

して利用することができる。

【0074】尚、横方向において第s列目($s \geq 0$)に位置するマクロブロックを書き込む場合、第s列目のマクロブロックについてのオフセットは、その画面左端からそのマクロブロックまでに位置するマクロブロック数によって決まる。ページ領域のサイズが512Byteなので、横方向において第s列目に位置するマクロブロックを書き込む際、そのマクロブロックが含まれるライン先頭アドレスに $(512) \times s \text{Byte}$ を足したアドレスからマクロブロックを書き込めばよい。

【0075】表示ライン読出部67は、フレームメモリに格納されている画素データをライン単位でラインバッファメモリ140に読み出し、ビデオ出力部108に受け渡す。そのため、表示ライン読出部67は読出先を示すポインタを有しており、当該ポインタを更新させながら各ページ領域に格納されている画素データを一行ずつ読み出してゆく。図19(b)は、表示ライン読出部67による画素データ読み出しの一例を示す図である。本図において各マクロブロックの第1行目の画素データを読み出すには、画素データを矢印(0)(1)(2)(3)……(44)に示すように読み出せばよい。続いて各マクロブロックの第2、第3行目を読み出すには、画素データを矢印(45)(46)(47)……(89)、矢印(90)(91)(92)……(134)に示すように読み出せばよい。このような行単位の画素データの読み出しは、ビデオアウトモードと呼ばれるDMA転送をSD-RAM制御ユニット111に行わせることにより実現される。ここでビデオアウトモードとはアドレスを順次インクリメントしてゆき、16Byte単位に512Byteのオフセットを加えるアドレス増加法をいう。

【0076】本実施形態において特に留意すべきは、非参照画像データフレームメモリ54において不可視部位に対応する部分領域に設けられているOSDデータ領域である。ここでOSDデータが不透明(OSDデータの混合率 α が100%)である場合、不可視部位における復号画像の混合率は0%に設定されるので、ビデオ出力部108内のフィルタにより、不可視部位の内容は、全く表示されることが無い。従って、フレームメモリ内にOSDデータ領域が存在しており、その内部のデータが、画像として全く意味をなさないものであっても、そのようなOSDデータ領域の内容は、混合率0%としてOSDと混合されるので、出力映像信号には影響を与えず、画面上にそのような内容が現れることは無い。故に、OSDデータ領域の前後に位置する画素データと区別することなく、OSDデータ領域の内容を含めた1ライン分のデータをまとめてラインバッファメモリ140へと読み出しても、画面上には目障りな表示ゴミが表示されることはない。

【0077】また表示ライン読出部67は、透明色のOSDデータを表示させようとする場合、不可視部位直前のマクロブロックから行単位の画素データが読み出された段階で輝度データについてはその他の部位と同様に画素

データを読み出すが、色差データについては不可視部位に対応する領域に確保されているOSDデータ格納領域をスキップすると共に、OSDデータ領域に対応する不可視部位の色差データの代わりに単一色又はグレイスケールのデータをラインバッファメモリ140に供給する。具体的にいうと、次に読み出すべきラインが不可視部位と重複している場合、その不可視部位の直前まで画素データを読み出す。続いて不可視部位の直後から画素データを読み出すとともに不可視部位については、不可視部位に相当する色差データに割り当てられた単一色又はグレイスケールのデータをラインバッファメモリ140に供給するのである。

【0078】表示ライン読出部67の処理の具体例を図18を対象として説明する。図18の第4段目に示すページ領域P150、P151、P152、P153……P157、P158においてページ領域P150、P151にはマクロブロックが格納され、ページ領域P156、P157、P158には、マクロブロックMB156、MB157、MB158が格納されている。これらの間に位置するページ領域P152、P153、P154、P155はOSDデータ格納領域として利用されている。

【0079】これらの領域から一ラインの画素データを読み出す際、ページ領域P150、P151からは、マクロブロックMB150、MB151の画素を一行ずつ読み出す。その後、ポインタに示されている読出先をページ領域P151からページ領域P156の先頭アドレスにまで進めてマクロブロックMB156、MB157、MB158以降の同一ラインを示す画素データを一行ずつ読み出す。また、表示ライン読出部は不可視部位の色差データに該当するラインバッファメモリ140内の領域に単一色又はグレイスケールのデータを供給する。

【0080】これにより図18の第5段目に示すように、ラインバッファメモリ140において不可視部位に該当する箇所には単一色又はグレイスケールのデータが格納されることになる。以降、フローチャートを参照しながらデータ削減制御部64、復号済画素書込部66、表示ライン読出部67の処理内容について説明する。

【0081】先ず図20のフローチャートを参照してデータ削減制御部64の処理内容について説明する。本フローチャートにおいてデータ削減制御部64は先ずステップS1においてピクチャヘッダがホストバッファメモリ102内に新たに格納されるのを待つ。もし格納されれば、ステップS2に移行する。ステップS2では、新たに格納されたピクチャヘッダがBピクチャを示しているかを判定する。もしIピクチャ、Pピクチャを示している場合、ステップS3においてホストバッファメモリ102に順次蓄積されるピクチャデータを符号化ストリームバッファ領域51に転送し、転送されたピクチャデータが占有していたホストバッファメモリ102上の領域を空き領域に解放する。解放後、ステップS1に移行して、ピクチャデータのピクチャヘッダがホストバッファ

メモリ102に格納されるのを待つ。空き領域の解放後、外部からストリームの一部分が新たに入力されれば、入力されたその一部分は当該空き領域に書き込まれる。

【0082】ここでピクチャデータのヘッダが検出され、そのヘッダがBピクチャを示している場合、ステップS13に移行する。ステップS13は、ループ処理のエントリステップであり、Bピクチャに含まれる複数のスライスのうち、先頭のものを選んで、第1のループ処理の対象とする。第1のループ処理は、ステップS4からステップS12までの処理、ステップS17-ステップS18を対象としており、ステップS13によって選ばれたスライスは、このループ処理の対象となる。

【0083】先ずステップS4においてデータ削減制御部64は、Bピクチャに含まれる先頭スライスのスライスヘッダをホストバッファメモリ102から検出し、ステップS5においてスライスヘッダにおけるSSCが不可視部位に該当しているかを判定する。該当しない場合、ステップS6に移行して、データ削減制御部64は当該ヘッダを有するスライスをホストバッファメモリ102から符号化ストリームバッファ領域51に転送し、ステップS7において転送されたスライスが占有していたホストバッファメモリ102上の領域を空き領域に解放した後、ステップS14に移行する。

【0084】スライスヘッダにおけるSSCが不可視部位に該当していると判定された場合、ステップS15に移行する。ステップS15は、第2のループ処理のエントリステップであり、スライスに含まれる複数のマクロブロックのうち、先頭のものを選んで、第2のループ処理の対象とする。第2のループ処理は、ステップS8からステップS12までの処理、ステップS17-ステップS18の処理を繰り返すものであり、ステップS15によって選ばれたマクロブロックは、このループ処理の対象となる。

【0085】先ずステップS8においてマクロブロックヘッダを検出し、ステップS9において当該マクロブロックのヘッダにおけるMBAIが不可視部位に該当しているかを判定する。もし該当しない場合、ステップS10において当該ヘッダを有するマクロブロックを符号化ストリームバッファ領域51に転送し、ステップS11において転送されたマクロブロックが占有していたホストバッファメモリ102上の領域を空き領域に解放した後、ステップS16に移行する。

【0086】ステップS9において当該マクロブロックのヘッダにおけるMBAIが不可視部位に該当していると判定された場合、ステップS17においてデータ削減制御部64は不可視部位が透明色のOSDに対応するかを判定する。もし対応しない場合、ステップS18をスキップしてステップS12に移行する。もし対応する場合、そのままステップS18に移行する。ステップS18にお

いてデータ削減制御部64は不可視部位に該当するマクロブロックのうち輝度データのみを符号化ストリームバッファ領域51に転送する。

【0087】ステップS12において不可視部位に該当するマクロブロックを符号化ストリームバッファ領域51に転送せず、当該マクロブロックが占有している領域を空き領域に解放した後、ステップS16に移行する。ステップS16は、ステップS15を分岐先とした条件付き分岐ステップである。この分岐のための条件とは、ステップS15により未だ選択されていないマクロブロックが残っていることであり、条件が満たされた場合ステップS15に移行してスライスにおける次順位のマクロブロックを選択させ、この条件が満たされない場合のみステップS14に移行する。

【0088】ステップS14は、ステップS13を分岐先とした条件付き分岐ステップである。この分岐のための条件とは、ステップS13により未だ選択されていないスライスが残っていることであり、条件が満たされた場合ステップS13に移行してピクチャデータにおいて次順位のスライスを選択させ、この条件が満たされない場合のみステップS1に移行する。このような条件付き分岐により、ステップS2においてBピクチャであると判定されたBピクチャに含まれる全てのスライスがステップS4-ステップS12及びステップS15、ステップS17、ステップS18の処理の対象となる。条件が満たされずステップS1に移行すると、ステップS1においてピクチャヘッダの格納待ちとなる。

【0089】次に図21のフローチャートを参照して復号済画素書込部66の処理内容について説明する。復号済画素書込部66は、ステップS21において次に参照画像データBフレームメモリ53に書き込むべきマクロブロックが不可視部位の直後に位置するマクロブロックかを判定する。もしそうでない場合、ステップS20においてポインタにより指示されるページ領域にマクロブロックを転送する。続いてステップS22において書込先を示すポインタに所定のオフセットを加算する。ここで所定のオフセットとは、次のマクロブロックを格納するページ領域を指示するため、スキップすべきデータ量を示すものであり、マクロブロック1個分のデータ量に相当する。

【0090】ステップS21においてそうであると判定された場合、ステップS23において書込先を示すポインタに不可視部位に相当するオフセットを加算する。次に図22のフローチャートを参照して透明色のOSDデータがOSDデータ領域に格納されている場合の表示ライン読出部67の処理内容について説明する。表示ライン読出部67は、先ずステップS30においてポインタにより指示されたライン、即ち、次にラインバッファメモリ140xに読み出すべきラインが透明色のOSDがオーバーレイされるべき不可視部位と重複するかを判定する。もし重複し

ない場合、ステップS32において次にラインバッファメモリ140に読み出すべきラインをラインバッファメモリ140に転送した後、ステップS33においてポインタを次のラインに設定して後、ステップS30に移行する。もし重複する場合、ステップS30からステップS31に移行し、ステップS31において次にラインバッファメモリ140に読み出すべきラインのうち、不可視部位より前に位置する画素データ行と、不可視部位より後に位置する画素データ行とをラインバッファメモリ140に個別に転送すると共に、OSDデータ領域に対応する不可視部位の色差データの代わりに単一色又はグレイスケールのデータをラインバッファメモリ140に供給する。

【0091】以上のように本実施形態によれば、操作者からOSDの表示が要求された場合のみ、操作者には見えない部位を破棄するので、画質の劣化なしに、ワークエリアを確保することができる。そのため、メモリの増設なしに、AVデコーダ21は、OSDを表示させることができる。また、OSDデータの格納領域を確保する際、未復号のMPEGストリームの一部分を削減するので、復号化処理の負荷を軽減することができ、復号処理の高速化、省電力化、及び、他のDMA転送を伴う処理の高速化、例えばOSDデータの書き込み処理の高速化が可能となる。

【0092】尚、データ削減制御部64が復号前に廃棄するとしたが、コード交換部105、Pixel演算部106にマクロブロックの復号を行わせて、復号済みマクロブロックを廃棄してもよい。加えて、以上の説明では削減する画像データをBピクチャを一例にして説明したが、以後の画像復号化処理において参照されない画像であればどのような画像データであっても同様に実施可能である。

【0093】(第2実施形態)第1実施形態では、不可視部位に対応する領域を空き領域として管理していたが、第2実施形態は、このような空き領域を詰めてゆく方法についての実施形態である。ここで図23(a)に示すように、フレームメモリに複数のマクロブロック(1)(2)(3)~(14)(15)(16)が格納されており、そのフレームメモリに後続する領域にデータA,B,C,D~I,J,K,Lが格納されている場合を想定している。

【0094】フレームメモリにおいて本図に示すように不可視部位が存在するものとする、上から3番目~左から0番目以降に位置するマクロブロック(7)(11)(15)、上から3番目~左から1番目以降に位置するマクロブロック(8)(12)(16)を、当該不可視部位を詰めるようにずらしてゆく。そうすると、図23(b)に示すようにデータA,B,C,D,E,F~I,J,K,Lが占有している領域のうち、データI,Jの占有領域より下側、データC,D,G,H,K,Lが占有している領域より左側に空き領域は現れる。

【0095】上からi番目、左から0~j-1番目までの不可視部位に位置するマクロブロック数を N_{ij} とすると、上からi番目、左から0~j番目のマクロブロックを格納する

際のSD-RAMにおける格納先アドレス ADD_{ij} は、以下の式に示すものとなる。

$ADD_{ij} = \text{ROWアドレス} + \text{COLUMNアドレス}$

$\text{ROWアドレス} = 512 \times i + \alpha \times (W/16) \times 512 \text{byte}$ COLUMN

アドレス = $\beta \times 512 \text{byte}$

W:ピクチャデータの横幅(720pixel)

$\alpha = \{ (j - N_{ij}) / P_{num} \text{の整数部} \}$

$\beta = \{ (j - N_{ij}) / P_{num} \text{の小数部} \}$

$i, j \geq 0 \quad N_{ij} \leq j$

10 P_{num} :ページ領域に格納可能なマクロブロックの数

輝度データ $P_{num} = 2$

色差データ $P_{num} = 4$

表示時における読出先アドレスの算出方法について説明する。ここで画面の右向き方向にX座標軸を配し、画面下向き方向にY座標軸を配する。

【0096】上から3番目に位置するマクロブロックまで、画素単位に換算すると、48行目までの画素データの読み出しについては、第1実施形態と同様、フレームメモリの先頭アドレスにX座標分のオフセットとY座標分のオフセットとを足したアドレスを先頭アドレスとする。上から3番目に位置するマクロブロック以降、第1実施形態と同様、画素単位に換算すると、48行目以降の画素データの読み出しについては、0~31列目に位置する画素データと、32列目以降に位置する画素データとで読出先アドレスが異なる。

【0097】0~31列目に位置する画素データについては、フレームメモリ先頭アドレスに、X座標分のオフセットと、(Y座標-不要マクロブロック数×16)行分のオフセットとを足したアドレスを先頭アドレスとする。
30 32列目以降に位置する画素データについては、フレームメモリ先頭アドレスに、X座標分のオフセットと、Y座標分のオフセットとを足したアドレスを先頭アドレスとする。

【0098】以上のように本実施形態によれば、フレームメモリ内に飛び飛びに出現する空き領域を一ヶ所にまとめて、より大きなサイズのOSDデータ格納領域を確保することができる。

(第3実施形態)第1実施形態では、不可視部位のサイズをマクロブロックの整数倍単位としており、ページ領域の1/2倍又は1/4倍単位のOSDデータ格納領域が得られるようにしていたが、第3実施形態では、不可視部位のサイズを自由に定めるようにしている。

【0099】そのため第3実施形態では、図24

(a)、図24(b)、図24(c)に示すような3つの態様の空き領域がフレームメモリ上に現れる。これらの空き領域の内容を以下に示す。(1)図24(a)に示すように不可視部位によりすっぽり覆われるマクロブロックは、256Byte又は128Byteの整数倍単位の空き領域に対応する。

50 【0100】(2)図24(b)に示すように不可視部位

によりすっぽり覆われている行が存在する場合、16Byte×ライン数というデータサイズの空き領域が現れる。

(3)図24(c)に示すように不可視部位によりその途中までが覆われている行が存在する場合、その覆われているデータに対応する空き領域が飛び飛びに現れる。

【0101】パターン(3)の空き領域では、16Byte未満の空き領域が飛び飛びに現れるので利用価値は低い、そのため本実施形態では、(1)(2)の空き領域をOSDデータ格納領域として利用する。続いて第3実施形態におけるAVデコーダ21の構成について説明する。第3実施形態におけるAVデコーダ21は以下に説明するようにデータ削減制御部64、復号済画素書込部66に改良が加えられている。

【0102】データ削減制御部64は、第1実施形態に示した同様の手順で不可視部位の座標情報と、スライスに含まれるSSC、マクロブロックに含まれるMBAIとを照合して、不可視部位に該当するマクロブロックを判定し、これらを廃棄すると共に、図24(b)に示すような不可視部位を一部に含むマクロブロックを判定し、それらのマクロブロックの位置情報を復号済画素書込部66に送信する。

【0103】復号済画素書込部66は、第1実施形態に示したのと同様の手順で復号済みのマクロブロックを参照画像データ領域に書き込むと共に、データ削減制御部64から通知された不可視部位を一部に含むマクロブロックの書き込みを特別処理で行う。以降図24(d)、図25(a)、図25(b)を参照してその特別処理について説明する。ここで、不可視部位を一部に含むマクロブロックを図24(d)に示すものと想定する。図24(d)においてA部については、不可視部位がマクロブロックと部分的に重複していないが、B,C部は、不可視部位がマクロブロックの一部領域に重複している。

【0104】図25(a)及び図25(b)は、図24(d)に示したB,C部をどのようにフレームメモリに書き込むかを示す図である。図25(a)に示すB部をどのようにして非参照画像データフレームメモリ54に書き込むかを説明する。図25(a)においてスライスの左上座標を(SSx,SSy)とする。

【0105】先ずスライス先頭(SSx,SSy)から不可視部位の直前(USx-1,SSy+15)までのマクロブロックを書き込むようSD-RAM制御ユニット111にDMA転送を行わせる。続いて不可視部位と重複するマクロブロックのうち、第1番目のマクロブロックの左上座標(USx,SSy)から、不可視部位の直前座標(USx+15,USy-1)迄を非参照画像データフレームメモリ54に書き込むようSD-RAM制御ユニット111にDMA転送を行わせる。

【0106】第2番目のマクロブロックの左上座標(USx+16,SSy)から、不可視部位の直前座標(USx+15+16,USy-1)迄、第3番目のマクロブロックの左上座標(USx+32,SSy)から不可視部位の直前座標(USx+15+32,USy-1)迄、第y番

目のマクロブロックの左上座標(USx+16×(y-1),SSy)から、不可視部位の直前座標(USx+15+16×(y-1),USy-1)迄を非参照画像データフレームメモリ54に書き込むようSD-RAM制御ユニット111にDMA転送を行わせる。

【0107】最後に不可視部位の直後(UEx+1,SSy)からスライスの末尾までのマクロブロックを書き込むようSD-RAM制御ユニット111にDMA転送を行わせる。続いて図25(b)に示すC部をどのようにして非参照画像データフレームメモリ54に書き込むかを説明する。図25(b)においてスライスの左上座標を(SSx,SSy)とする。

【0108】先ずスライス先頭(SSx,SSy)から不可視部位の直前(USx-1,SSy+15)までのマクロブロックを書き込むようSD-RAM制御ユニット111にDMA転送を行わせる。先頭行から途中行までが不可視部位により隠れているマクロブロックについて説明する。不可視部位直後座標(USx,USy+1)から、マクロブロックの末尾座標(USx+15,SSy+15)迄を参照画像データBフレームメモリ53に書き込む。

【0109】第2番目のマクロブロックにおいて不可視部位直後の座標(USx+16,USy+1)から、マクロブロックの末尾座標(USx+15+16,SSy+15)迄、第3番目のマクロブロックにおいて不可視部位直後の座標(USx+32,USy+1)から、マクロブロックの末尾座標(USx+15+32,SSy+15)迄、第y番目のマクロブロックにおいて不可視部位直後の座標(USx+16×(y-1),USy+1)から、マクロブロックの末尾座標(USx+15+16×(y-1),SSy+15)迄を参照画像データBフレームメモリ53に書き込む。

【0110】最後に、不可視部位の直後(UEx+1,SSy)からスライスの末尾までのマクロブロックを書き込むようSD-RAM制御ユニット111にDMA転送を行わせる。続いてビデオアウトモードによる画素データ読み出しについて説明する。不可視部位に他のデータを格納しているので、他の領域と同様に不可視部位を読み出す訳にはいかない。そこで不可視部位をスキップするようビデオアウトモードにてDMA転送を行う。

【0111】図26は、図24(d)に示したA,B,C部からどのように画素データを読み出すかを示す図である。不可視部位を含まないラインについては通常通りの1ライン分の転送を行うが、不可視部位を含む場合は、不可視部位直前、不可視部位直後の2回に分けて転送を行う。スライス先頭(SSx,SSy)から不可視部位の直前(USx-1,USy)までの画素データのDMA転送をSD-RAM制御ユニット111に行わせる。続いて不可視部位の直後(UEx+1,USy)からスライスの末尾(SEx,USy)までの画素データのDMA転送をSD-RAM制御ユニット111に行わせる。

【0112】尚、本実施形態においても、第1実施形態と同様、空き領域を不可視部位に対応する箇所(アドレス)に配置することも可能であり、第2実施形態と同様、不可視部位の前後に位置する画素データを詰めるこ

とにより空き領域をまとめて、大きく連続した空き領域を確保することも可能である。以上のように本実施形態によれば、マクロブロックのサイズに満たない不可視部位でさえもOSDデータ格納領域として利用するので、OSDデータ格納領域をより多く確保することができる。

【0113】最後に、第1実施形態～第3実施形態に示したデータ削減制御部64、動き補償処理部65、復号済画素書込部66の手順(図20、図21、図22のフローチャートの手順)等を機械語プログラムにより実現し、これを記録媒体に記録して流通・販売の対象にしても良い。このような記録媒体には、ICカードや光ディスク、フロッピーディスク等があるが、これらに記録された機械語プログラムは汎用のコンピュータにインストールされることにより利用に供される。このようなコンピュータは、インストールした機械語プログラムを逐次実行して実施形態に示した画像復号装置の機能を実現するのである。

【0114】

【発明の効果】以上説明したように本発明に係る画像復号装置によれば、ホスト装置からの指示に従って、ビデオストリームに含まれる複数のピクチャデータを1つずつ復号し、復号済みのピクチャデータを記憶装置に書き込む画像復号装置であって、ここで複数のピクチャデータには、符号化方式が相違する複数タイプのピクチャデータが含まれていて、前記記憶装置は、復号済みのピクチャデータであって、最新のものをタイプ別に書き込む複数のフレーム領域を有しており、フレーム領域に格納されている復号済みの他のピクチャデータを参照しながら、ビデオストリームに含まれる複数のピクチャデータを1つずつ復号する復号手段と、新たなピクチャデータが復号されると、そのピクチャデータを、既にフレーム領域に書き込まれている復号済みピクチャデータに上書きする上書手段と、ホスト装置が記憶装置にワークエリアを確保する旨の要求を発すると、所定タイプのピクチャデータの一部分であって復号手段による復号がなされる前のもの、又は、所定タイプのピクチャデータの復号済みの一部分であって上書手段による上書き前のものが書き込まれるべきフレーム領域内の部分領域をワークエリアに割り当てる領域割当手段とを備える前記画像復号装置により達成される。

【0115】本画像復号装置によれば、ホスト装置がワークエリアの確保を要求した場合のみ、ピクチャデータの一部分を廃棄して、廃棄された一部分が格納されるべきフレーム領域上の部分領域にワークエリアを確保するので、画像の一部が欠落することがあっても、ピクチャデータの画質全体が劣化することはない。そのためホスト装置は、メモリの増設なしに追加機能を起動させることができる。

【0116】上記復号化データの削減を、復号前のピクチャデータの一部分の削減により実現する場合には、不

要な復号化処理を省くことが可能となり、復号処理の高速化、省電力化が可能となる。ここで前記ホスト装置は、確保要求の出力と共に記憶装置に書き込むべきホストデータを出力し、前記ピクチャデータは、一表示画面分の複数の画素データを含み、前記領域割当手段は、表示画面上の所定の部位を示す位置情報を記憶する領域記憶部と、復号前のピクチャデータに含まれる画素データであって前記所定の部位に位置するものの復号、又は、復号済みのピクチャデータに含まれる画素データであって前記所定の部位に位置するものの上書きを禁止する禁止部と、所定タイプのピクチャデータが書き込まれるべきフレーム領域上の部分領域であって、表示画面上の前記所定の部位に対応するものに、ホスト装置が出力したホストデータを書き込む第1書込部とを備えていてもよい。

【0117】ここで前記確保要求は、所定の期間においてワークエリアを継続して確保する旨を含み、前記禁止部は、前記第1書込部により部分領域に書き込まれたホストデータが上書きされないよう、復号前のピクチャデータに含まれる画素データであって前記所定の部位に位置するものの復号禁止、又は、復号済みのピクチャデータに含まれる画素データであって前記所定の部位に位置するものの上書き禁止を前記所定の期間において継続してもよい。

【0118】ここで前記領域記憶部は、表示画面の周縁部を示す位置情報を前記所定の部位の位置情報として記憶してもよい。この画像復号装置によれば、所定部位は、ピクチャデータの周縁部であり、このような周縁部は表示画面において現れないことが多いのでこの部分が欠落することがあっても、そのような欠落を操作者は意識しないで済む。

【0119】ここでワークエリアの確保要求は、オンスクリーンディスプレイデータを前記ワークエリアに書き込む際に発せられ、前記ホスト装置は、確保要求と共に記憶装置に格納すべきオンスクリーンディスプレイデータを出力し、前記領域記憶部は、表示画面において前記オンスクリーンディスプレイデータに割り当てられる部位を示す位置情報を所定の部位を示す位置情報として記憶してもよい。

【0120】この画像復号装置によれば、所定部位は、OSDが貼りつけられる部位であり、このような部位は表示画面には見えないのでこの部分が欠落することがあっても、そのような欠落を操作者は意識しないで済む。

【図面の簡単な説明】

【図1】MPEGストリーム再生装置の構成を示す図である。

【図2】SD-RAM22のメモリ割り当てを示す図である。

【図3】ビデオストリームのデータ構造を示す図である。

【図4】輝度データを格納したページ領域の内容を示す

図である。

【図5】色差データを格納したページ領域の内容を示す図である。

【図6】1つのページ領域に格納されている輝度データを示す図である。

【図7】1つのページ領域に格納されている色差データを示す図である。

【図8】AVデコーダ21の内部構成を示す図である。

【図9】ビデオ出力部108の内部構成を示す図である。

【図10】AVデコーダ21の内部構成を機能的に示す図である。

【図11】(a) ディスプレイ装置の表示画面の一例を示す図である。(b) 図11(a)に示した表示画面における不可視部位の一例を示す図である。

【図12】OSDが貼りつけられた部位を示す図である。

【図13】OSDにより隠れるマクロブロックを示す図である。

【図14】"0 1"の羅列により文字「P」を描画したOSDイメージデータを示す図である。

【図15】マクロブロック位置情報と、アドレス情報とからなるフレームメモリ内空き領域管理テーブルを示す図である。

【図16】(a)～(d)フレームメモリ52～54において複数のピクチャデータがどのように格納されるかを示す図である。

【図17】マクロブロックの位置情報からアドレスを算出するための一例を示す図である。

【図18】マクロブロックの廃棄が行われる過程を示す図である。

【図19】(a) 復号済画素書込部66による画素データ書き込みを示す図である。

(b) 表示ライン読出部67による画素データ読み出しの一例を示す図である。

【図20】データ削減制御部64の処理内容を示すフローチャートである。

【図21】復号済画素書込部66の処理内容を示すフローチャートである。

【図22】表示ライン読出部67の処理内容を示すフローチャートである。

【図23】(a) フレームメモリに複数のマクロブロック(1)(2)(3)～(14)(15)(16)が格納されており、そのフレームメモリに後続する領域にデータA,B,C,D～I,J,K,Lが格納されている場合を想定した図である。

(b) データA,B,C,D,E,F～I,J,K,Lが占有している領

域のうち、データI,Jの占有領域より下側、データC,D,G,H,K,Lが占有している領域より左側に空き領域が現れた様子を示す図である。

【図24】(a) 不可視部位によりすっぽり覆われるマクロブロックを示す図である。

(b) 不可視部位によりすっぽり覆われている行が存在するマクロブロックを示す図である。

(c) 不可視部位によりその途中までが覆われている行が存在するマクロブロックを示す図である。

10 (d) A部,B部,C部をページ領域に書き込む場合の復号済画素書込部66の処理を示す説明図である。

【図25】(a) 図24(d)に示したB部に対して画素データを書き込む一例を示す図である。

(b) 図24(d)に示したC部に対して画素データを書き込む一例を示す図である。

【図26】図24(d)に示したA,B,C部からどのように画素データを読み出すかを示す図である。

【図27】3つのフレームメモリが確保されたSD-RAMの一例を示す図である。

20 【図28】非参照画像データフレームメモリを2Bank×5070ワード×256カラムというサイズに削減し、削減により生じた領域をOSDデータ格納領域に割り当てた場合の一例を示す図である。

【符号の説明】

23 ホストマイコン

51 符号化ストリームバッファ領域

54 非参照画像データフレームメモリ

61 出力画像管理部

62 オンデマンド式領域確保部

30 63 データアクセス部

64 データ削減制御部

65 動き補償処理部

66 復号済画素書込部

67 表示ライン読出部

100 外部I/Oユニット

101 ストリーム入力部

102 ホストバッファメモリ

105 コード変換部

106 Pixel演算部

40 107 動き補償部

108 ビデオ出力部

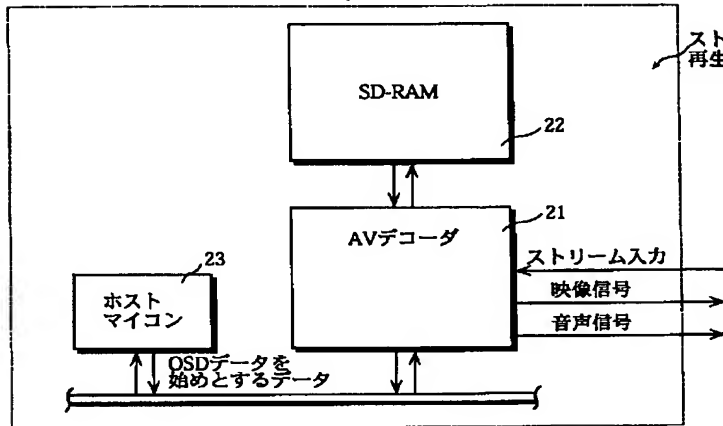
109 オーディオ出力部

111 SDRAM制御ユニット

113 I/Oプロセッサ

140 ラインバッファメモリ

【図1】



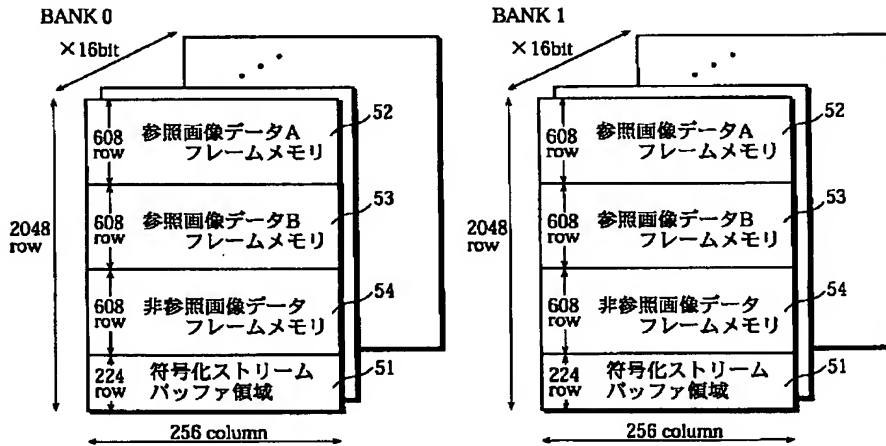
【図14】

```

0 0 0 0 0 0 0 0 0 0 0 0 0 0 0 0
0 0 0 0 0 0 0 1 1 1 1 1 1 0 0 0
0 0 0 0 0 0 0 1 1 0 0 0 1 1 0
0 0 0 0 0 0 0 1 1 0 0 0 1 1 0
0 0 0 0 0 0 0 1 1 1 1 1 1 1 0 0
0 0 0 0 0 0 0 1 1 0 0 0 0 0 0 0
0 0 0 0 0 0 0 1 1 0 0 0 0 0 0 0
0 0 0 0 0 0 0 1 1 0 0 0 0 0 0 0
0 0 0 0 0 0 0 1 1 0 0 0 0 0 0 0
0 0 0 0 0 0 0 1 1 0 0 0 0 0 0 0
0 0 0 0 0 0 0 1 1 0 0 0 0 0 0 0

```

【図2】



【図5】

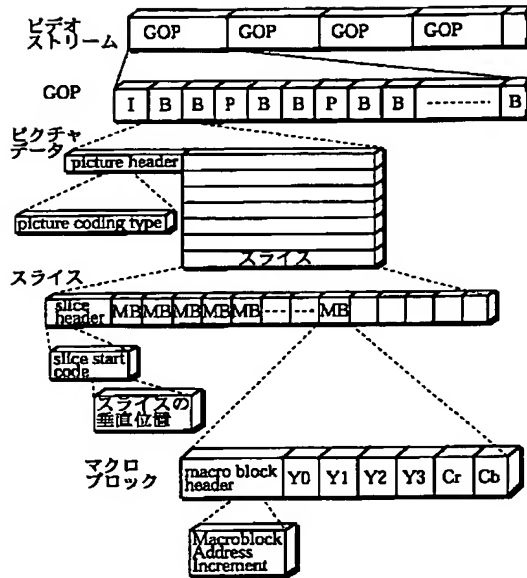
【図15】

ROW_ADDRESS	BANK 0	BANK 1
10000000	CbCr_MB(0, 0)~(7, 31)	CbCr_MB(8, 0)~(15, 31)
10000001	CbCr_MB(16, 0)~(23, 31)	CbCr_MB(24, 0)~(31, 31)
10000010	CbCr_MB(32, 0)~(39, 31)	CbCr_MB(40, 0)~(47, 31)
10000011	CbCr_MB(48, 0)~(55, 31)	CbCr_MB(56, 0)~(63, 31)
10000100	CbCr_MB(64, 0)~(71, 31)	CbCr_MB(72, 0)~(79, 31)
⋮	⋮	⋮
10010100	CbCr_MB(320, 0)~(327, 31)	CbCr_MB(328, 0)~(335, 31)
10010101	CbCr_MB(336, 0)~(343, 31)	CbCr_MB(344, 0)~(351, 31)
10010110	CbCr_MB(352, 0)~(359, 31)	CbCr_MB(360, 0)~(367, 31)
10010111	CbCr_MB(368, 0)~(375, 31)	CbCr_MB(376, 0)~(383, 31)
10011000	CbCr_MB(384, 0)~(391, 31)	CbCr_MB(392, 0)~(399, 31)
10011001	CbCr_MB(400, 0)~(407, 31)	CbCr_MB(408, 0)~(415, 31)
10011010	CbCr_MB(416, 0)~(423, 31)	CbCr_MB(424, 0)~(431, 31)
10011011	CbCr_MB(432, 0)~(439, 31)	CbCr_MB(440, 0)~(447, 31)

フレームメモリ内空き領域管理テーブル

マクロブロック位置情報	アドレス情報(先頭アドレス, データ長)
(i0, j0)~(i44, j0)	page_addressY0, length45X512
(i0, j1)	page_addressC0, length45X512
(i0, j2)	page_addressY45
(i0, j3)	page_addressC45
(i20, j3)~(i23, j3)	page_addressY90
(i20, j4)~(i23, j4)	page_addressC90
⋮	page_addressY135
⋮	page_addressC135
⋮	page_addressY155, length4X512
⋮	page_addressC155, length4X512
⋮	page_addressY200, length4X512
⋮	⋮
⋮	⋮

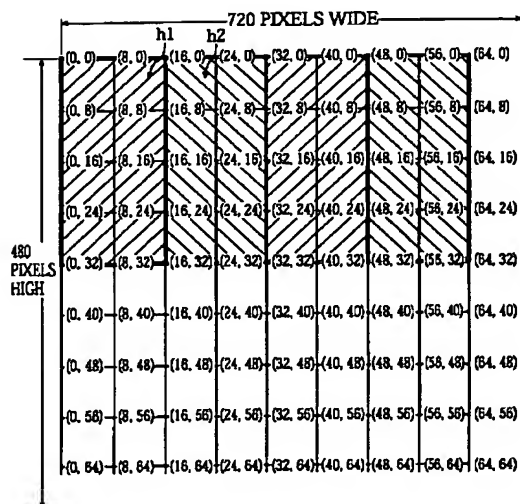
【図 3】



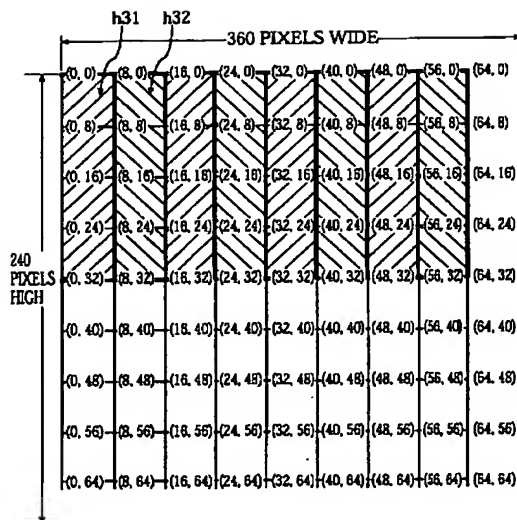
【図 4】

ROW ADDRESS	BANK 0	BANK 1
00000000	MacroBlock(0, 0)~(15, 31)	MacroBlock(16, 0)~(31, 31)
00000001	MacroBlock(32, 0)~(47, 31)	MacroBlock(48, 0)~(63, 31)
00000010	MacroBlock(64, 0)~(79, 31)	MacroBlock(80, 0)~(95, 31)
00000011	MacroBlock(96, 0)~(111, 31)	MacroBlock(112, 0)~(127, 31)
00000100	MacroBlock(128, 0)~(143, 31)	MacroBlock(144, 0)~(159, 31)
⋮	⋮	⋮
00010100	MacroBlock(640, 0)~(655, 31)	MacroBlock(656, 0)~(671, 31)
00010101	MacroBlock(672, 0)~(687, 31)	MacroBlock(688, 0)~(703, 31)
00010110	MacroBlock(704, 0)~(719, 31)	MacroBlock(0, 32)~(15, 63)
00010111	MacroBlock(16, 32)~(31, 63)	MacroBlock(32, 32)~(47, 63)
00011000	MacroBlock(48, 32)~(63, 63)	MacroBlock(64, 32)~(79, 63)
00011001	MacroBlock(80, 32)~(95, 63)	MacroBlock(96, 32)~(111, 63)
00011010	MacroBlock(112, 32)~(127, 63)	MacroBlock(128, 32)~(143, 63)
00011011	MacroBlock(144, 32)~(159, 63)	MacroBlock(160, 32)~(175, 63)
⋮	⋮	⋮
000101010	MacroBlock(656, 32)~(671, 63)	MacroBlock(672, 32)~(687, 63)
000101011	MacroBlock(688, 32)~(703, 63)	MacroBlock(704, 32)~(719, 63)

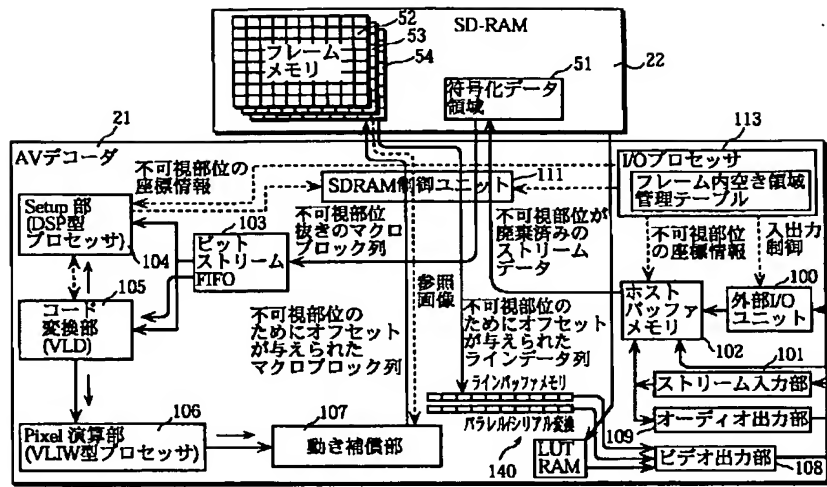
【図 6】



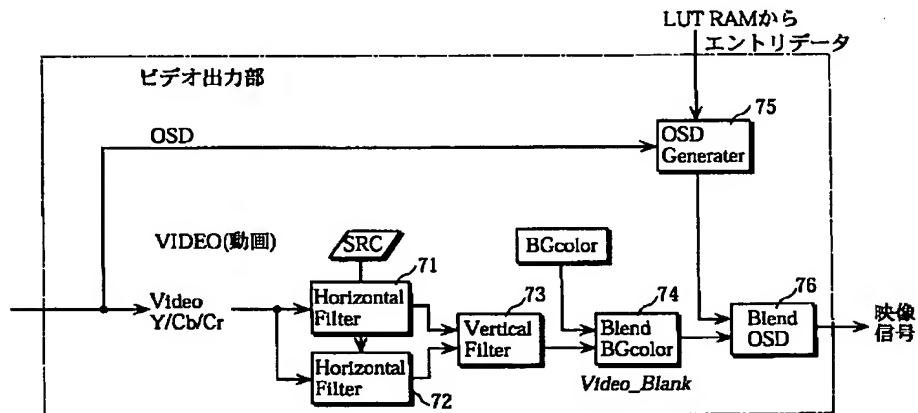
【図 7】



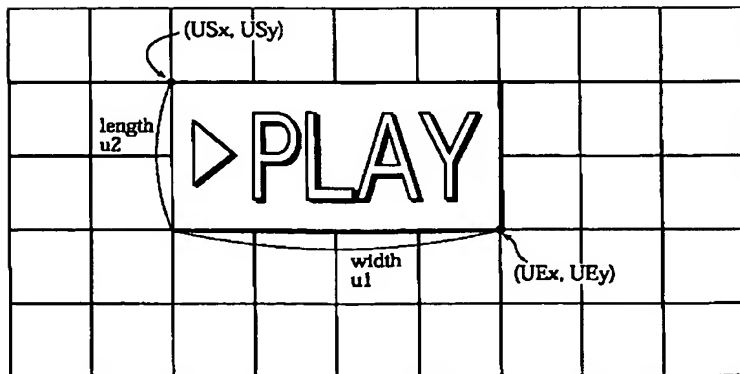
【図8】



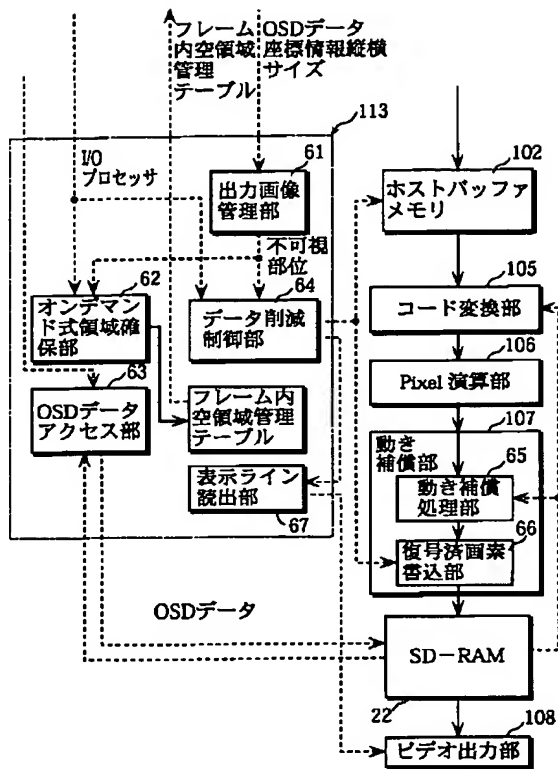
【図9】



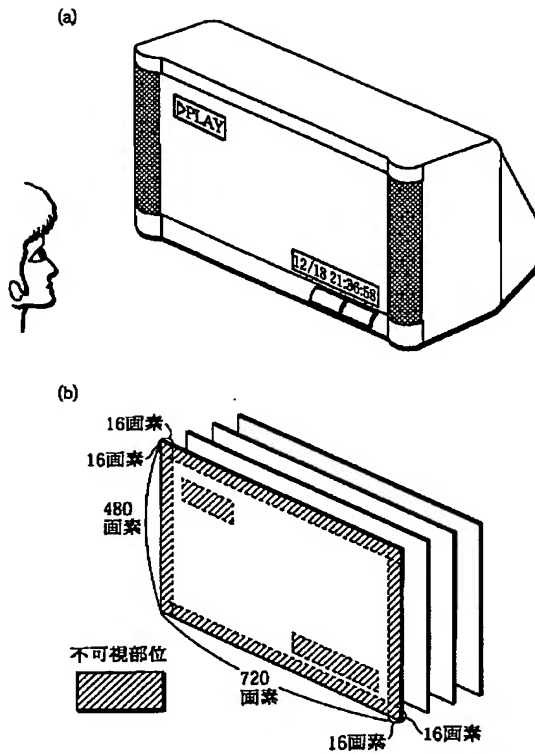
【図12】



【図 10】

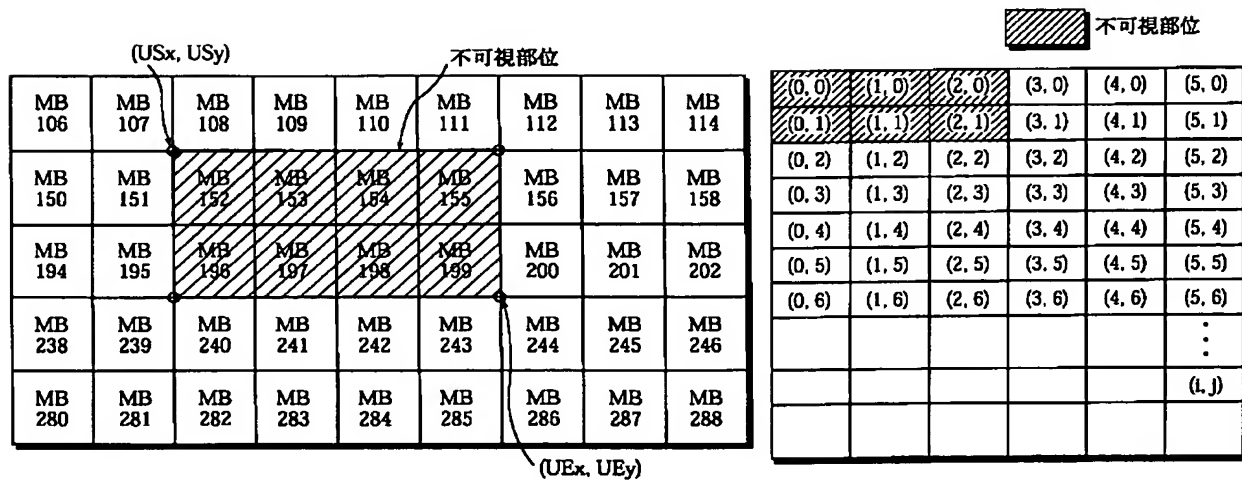


【图 1-1】

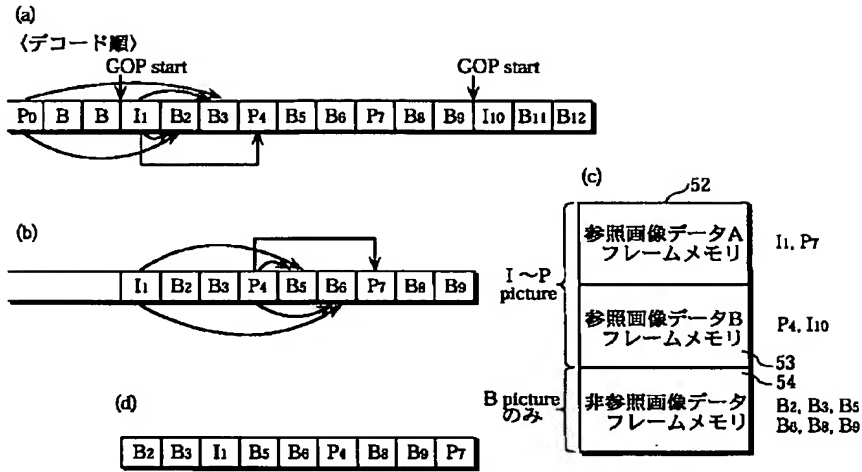


【图 17】

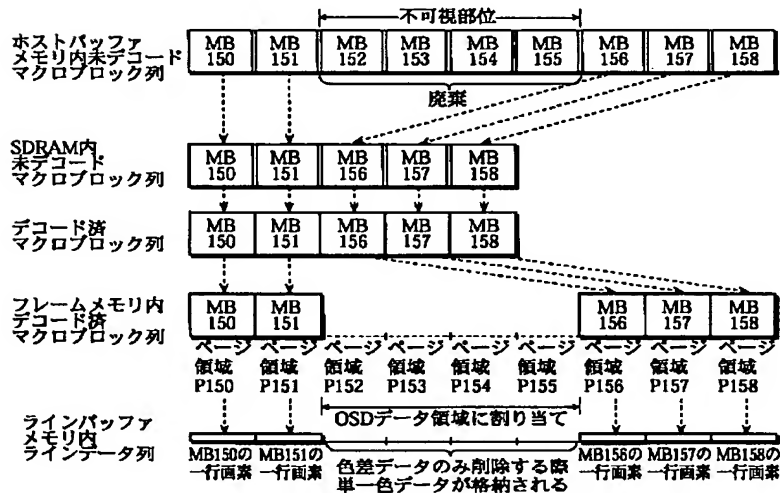
【圖 13】



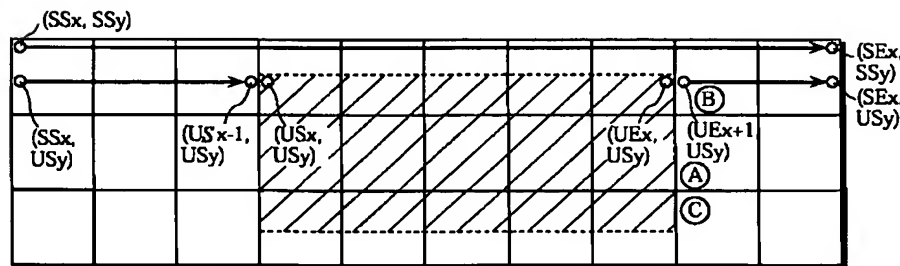
【図16】



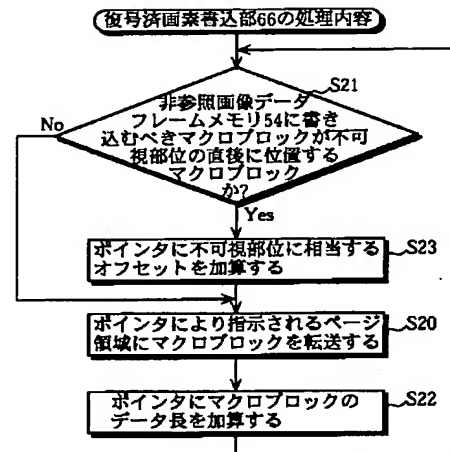
【図18】



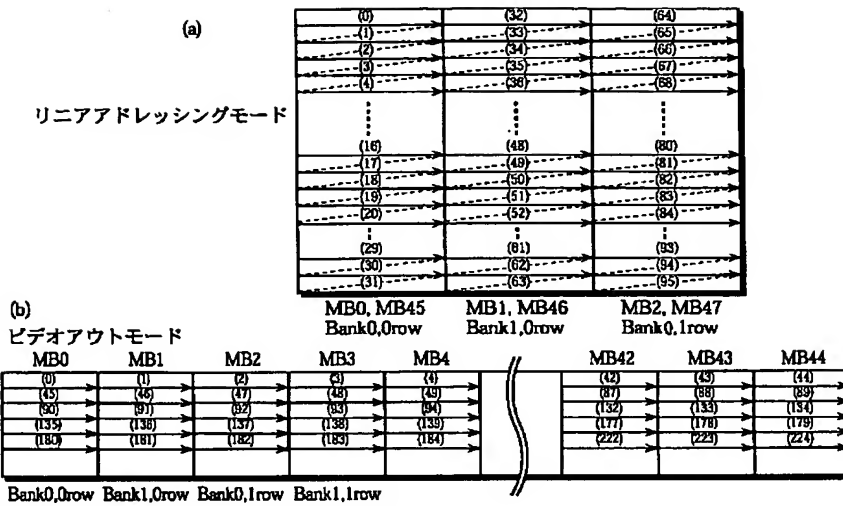
【図26】



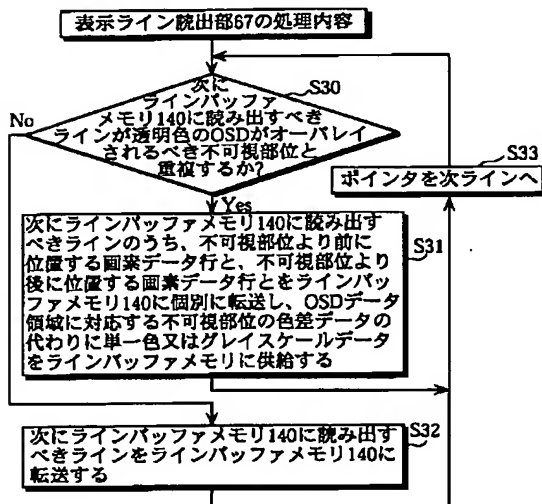
【図21】



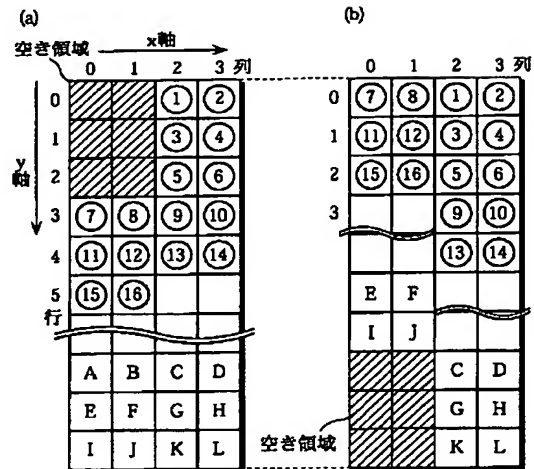
【図19】



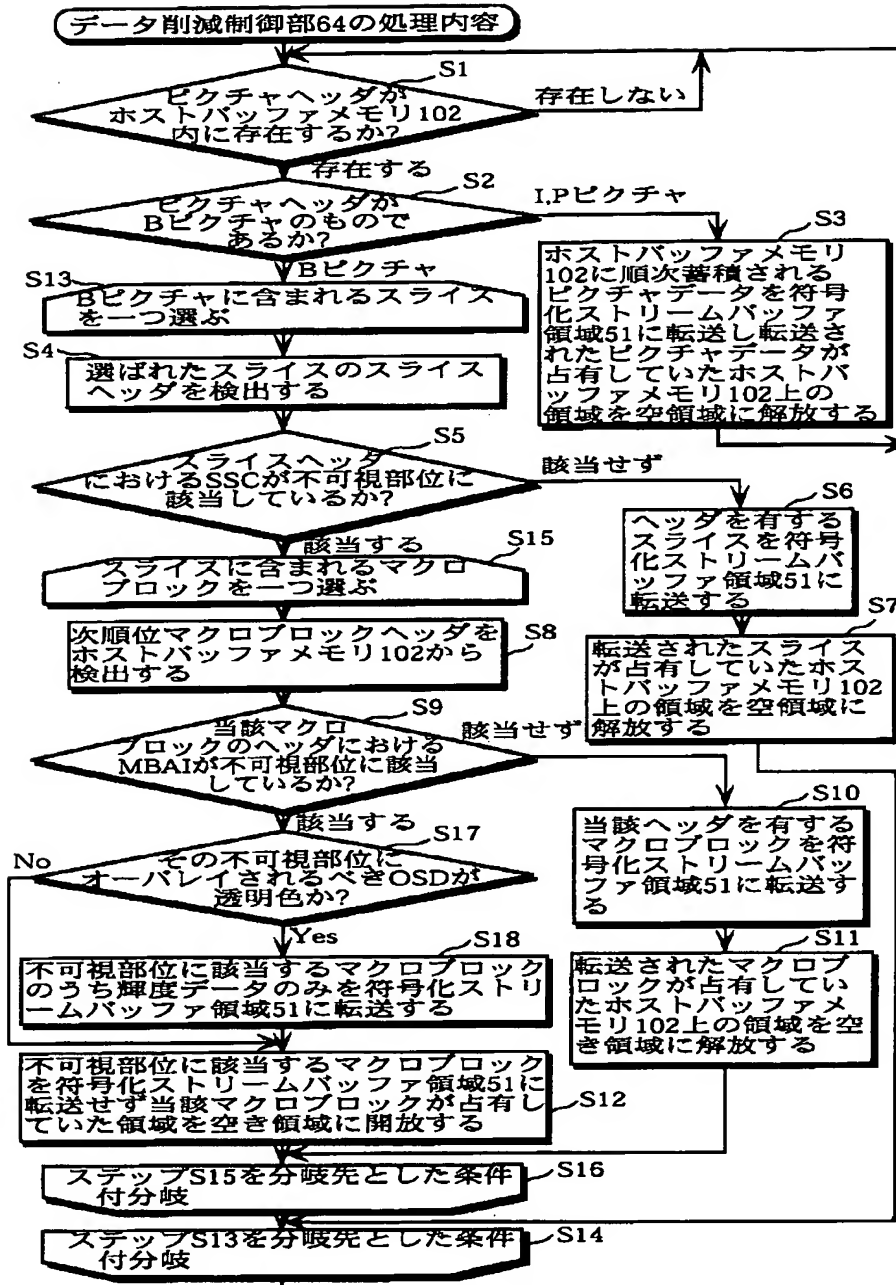
【図22】



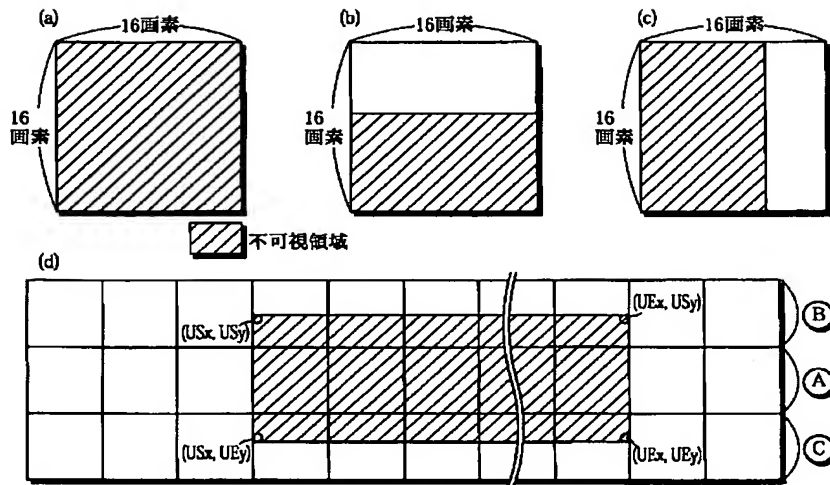
【図23】



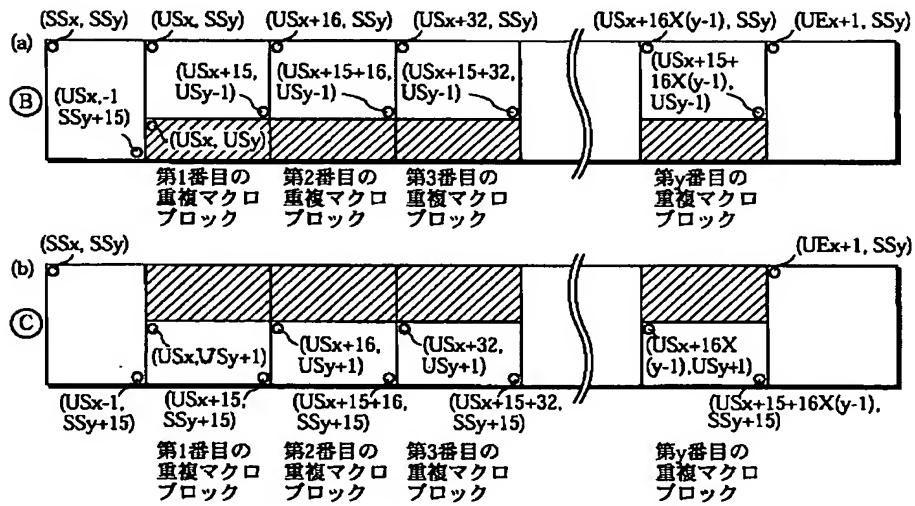
【図20】



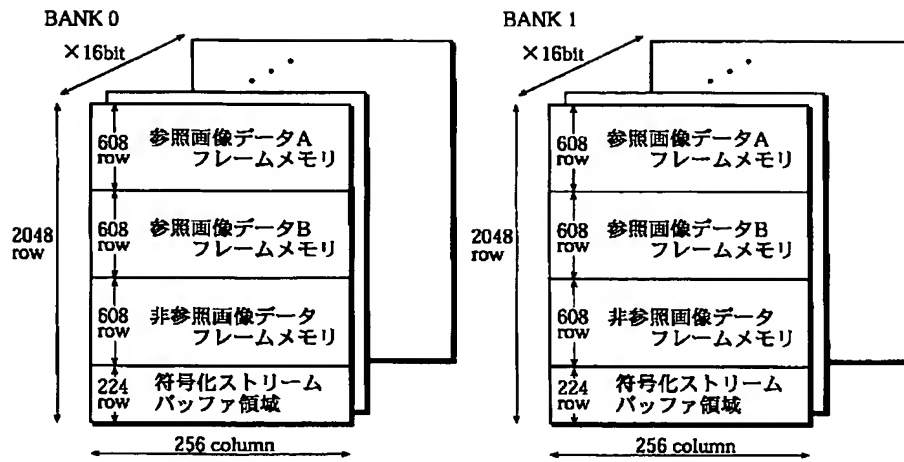
【図 2 4】



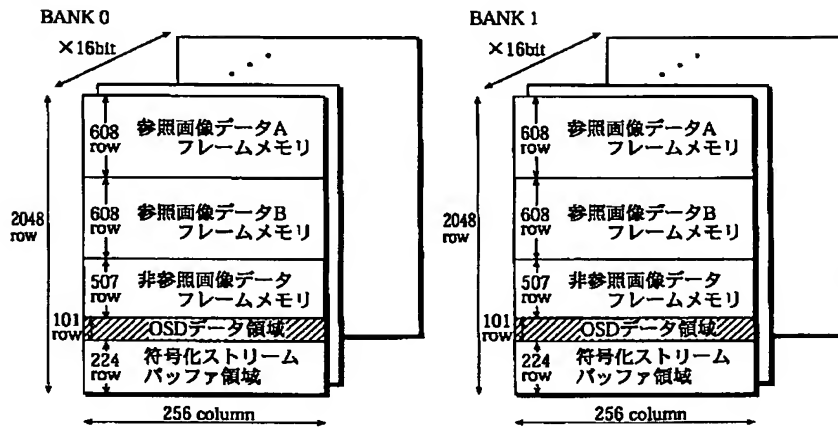
【図 2 5】



【図27】



【図28】



フロントページの続き

(72)発明者 西田 英志

大阪府門真市大字門真1006番地 松下電器
産業株式会社内